

553 651

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2004 年 10 月 28 日 (28.10.2004)

PCT

(10) 国際公開番号
WO 2004/093458 A1

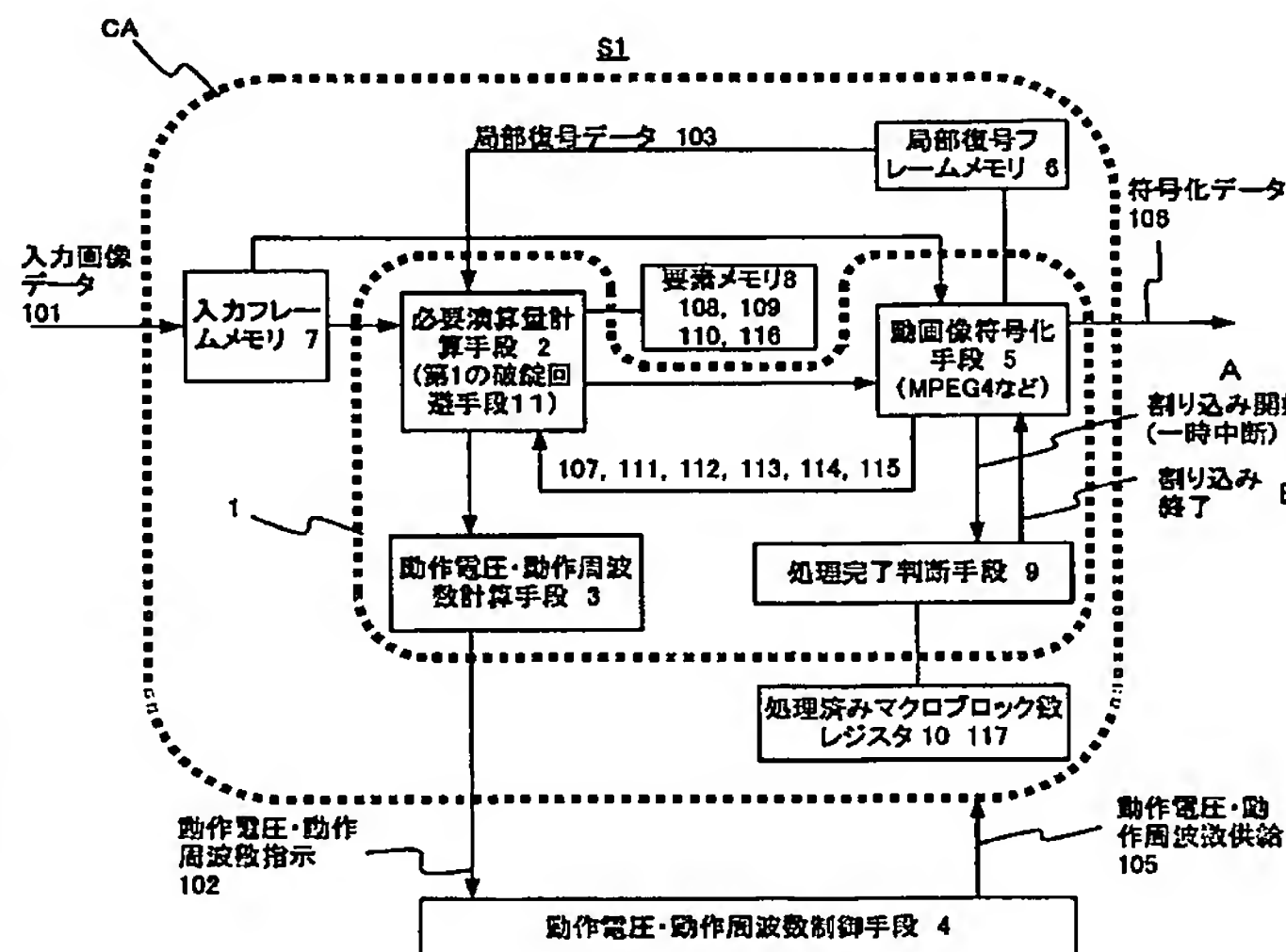
(51) 国際特許分類⁷: H04N 7/24
(21) 国際出願番号: PCT/JP2004/005394
(22) 国際出願日: 2004 年 4 月 15 日 (15.04.2004)
(25) 国際出願の言語: 日本語
(26) 国際公開の言語: 日本語
(30) 優先権データ:
特願 2003-110824 2003 年 4 月 15 日 (15.04.2003) JP
(71) 出願人 (米国を除く全ての指定国について): 有限会社金沢大学ティ・エル・オー (KANAZAWA UNIVERSITY TECHNOLOGY LICENSING ORGANIZATION LTD.) [JP/JP]; 〒9201192 石川県金沢市角間町又 7 番地 金沢大学内 Ishikawa (JP).

(72) 発明者; および
(75) 発明者/出願人 (米国についてのみ): 吉本 雅彦 (YOSHIMOTO, Masahiko) [JP/JP]; 〒6511223 兵庫県神戸市北区桂木 3-12-5 Hyogo (JP). 川上 健太郎 (KAWAKAMI, Kentaro) [JP/JP]; 〒9202131 石川県石川郡鶴来町森島町 100-22 Ishikawa (JP). 金森 美和子 (KANAMORI, Miwako) [JP/JP]; 〒9390274 富山県射水郡大島町小島 1204 Toyama (JP). 大平 英雄 (OHIRA, Hideo) [JP/JP]; 〒2520804 神奈川県藤沢市湘南台 3 丁目 1 番地 4 号プランヴェール湘南台 602 号 Kanagawa (JP).
(74) 代理人: 木森 有平 (KIMORI, Yuhel); 〒9200024 石川県金沢市西念 4 丁目 4 番 25 号西村ビル 205 号木森国際特許事務所 Ishikawa (JP).

[続葉有]

(54) Title: MOVING PICTURE ENCODING OR DECODING PROCESSING SYSTEM AND MOVING PICTURE ENCODING OR DECODING PROCESSING METHOD

(54) 発明の名称: 動画像符号化又は復号化処理システム及び動画像符号化又は復号化処理方法



(57) Abstract: There are suggested a moving picture encoding or decoding processing system and a moving picture encoding or decoding processing method capable of reducing the power consumption as compared to the conventional technique. A necessary calculation amount K_p required for encoding or decoding one frame is calculated and an operation frequency F capable of encoding or decoding the necessary calculation amount K_p within the time T assigned for the encoding or decoding of the frame is decided. The one frame is encoded or decoded by operating the processor with the operation frequency F and the operation voltage V appropriate for the operation frequency F . Furthermore, at least one failure evading means is provided for evading the failure phenomenon which occurs when the necessary calculation amount K_p is smaller than the actually necessary calculation amount.

(57) 要約: 本発明は、従来技術と比較して低消費電力化を図ることができる動画像符号化又は復号化処理システム及び動画像符号化又は復号化処理方法を提案することを目的とする。一のフレームの符号化又は復号化に必要な必要演算量 K_p を計算し、当該一のフレームの符号化又は復号化処理に予め割り当てられている時間 T 内に当該必要演算量 K_p を符号化又は復号化処理可能な動作周波数 F を決定し、当該動作周波数 F 、及び、当該動作周波

[続葉有]

WO 2004/093458 A1



(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告書

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, SD, SL,

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

明 細 書

動画像符号化又は復号化处理システム及び動画像符号化又は復号化处理方法

技術分野

- 5 本発明は、動作周波数及び動作電圧が変更可能なプロセッサを使用して、動画像の符号化又は復号化を行う動画像符号化又は復号化处理システム及び動画像符号化又は復号化处理方法に関する。

背景技術

- 10 近年、伝送路を通じて動画像の送受信を行うことや、動画像を蓄積メディアに蓄積することが可能となっている。一般に、動画像は情報量が大きいため、伝送ビットレートの限られた伝送路を用い動画像を伝送する場合、あるいは蓄積容量の限られた蓄積メディアに動画像を蓄積する場合には、動画像を符号化・復号化する技術が必要不可欠である。動画像の符号化・復号化方式として、ISO/IECが標準化を進めているMPEG (Moving Picture Experts Group)やH. 26Xがある。
- 15 これらは動画像を構成する経時的に連続した複数のフレームの符号化又は復号化を行うものであり、動画像の時間的相関、空間的相関を利用した冗長性の削減を行うことにより動画像の情報量を減らして符号化し、符号化された動画像を再度元の動画像に復号化する技術である。
- 20 かかる符号化・復号化技術はパーソナルコンピュータやマイクロコンピュータを内蔵する携帯電話等の情報端末機器等に適用されており、符号化・復号化の手段を記述したプログラムに基づいてコンピュータのプロセッサ等を動作させることにより、動画像を送信等する場合は動画像符号化处理システムとして、動画像を受信等する場合は動画像復号化处理システムとして機能させている。しかしながら、かかる動画像符号化又は復号化处理は比較的に演算量が多いため消費電力
- 25 が大きくなる傾向にあり、ハードウェアよりも汎用性の高いソフトウェアを使用

して、符号化・復号化処理における低消費電力化を図ることが大きな課題となっている。

以下に、ソフトウェアを使用した動画像符号化又は復号化処理システムにおける従来の低消費電力化の手段を説明する。従来の低消費電力化の手段としては、
5 例えば下記の非特許文献1に開示されている。

(非特許文献1) IEEE International Symposium on Circuits and System 2001 (May, 2001)の予稿集pp918-921 “An LSI for VDD-Hopping and MPEG4 System Based on the Chip” (H. Kawaguchi, G. Zhang, S. Lee, and T. Sakurai)

Fig 10は、非特許文献1で示された、動画像（動画像）符号化処理システムについて従来の低消費電力化を行う手法を示した図である。なお、低消費電力化の手段は、動画像復号化処理システムにおいても同様である。
10

本従来例では、動的に動作電圧及び動作周波数を変更可能なプロセッサ上で、動画像符号化（特にMPEG）を処理する場合の低消費電力化を行うための動作電圧及び動作周波数の制御方法を示している。すなわち本従来例は、Fig 11に示すように、動画像符号化を行う場合に、動画像内の動きの激しさなどによりフレーム単位に動画像符号化又は復号化の演算量が異なることに注目し、プロセッサの動作周波数及び動作電圧を制御して低消費電力化を図るものである。
15

符号化処理は、1フレームの処理時間が符号化方式（MPEGなど）の規定などにより時間 T_f に制約されており、その処理時間 T_f 内に1フレームの符号化処理が完了することが必要とされる。1フレームの処理時間 T_f （秒）に対して、それを一定間隔に N 個に分割し、一つ一つの間隔（時間）をタイムスロット T_{slot} （ $T_{slot} = T_f / N$ ）と定義し、また、タイムスロット T_{slot1} からタイムスロット $T_{slot i}$ が終了した時点の残時間 TR_i を $TR_i = T_f - T_{slot} \times i$ と定義する。一つのタイムスロット T_{slot} で処理する動画像のブロック数（動画像の符号化はブロック単位に処理が行われる）を R （すなわち $R \times N$ が1フレームのブロック数となる）とし、 $(R \times i)$ ブロック処理にかかった時間（すなわちタイムスロット
20
25

Tslot 1 からタイムスロット Tslot i までに処理すべきブロック群に対して実際に処理にかかった時間) を $T_{acc}(i+1)$ とする。電圧変更した場合に動作電圧及び動作周波数が安定するまでの時間を T_{rd} とする。なお、実タイムスロット $R T_{slot i}$ はタイムスロット Tslot i 内に完了されるべき処理に対して実際に要した処理時間を示す。Fig 10 では、まずタイムスロット Tslot 1 及びタイムスロット Tslot 2 に割り当てられたブロック群の処理に対しては、負荷が最大の場合でもそのタイムスロット Tslot 1, Tslot 2 内に十分に処理が完了可能なクロック周波数 f_{max} で動作させる。その処理にかかった時間 $T_{acc 3}$ が $T_{acc 3} < (T_f - T_{R 2})$ である場合、すなわち、割り当てられたブロック群がタイムスロット Tslot 1, Tslot 2 内で処理が完了した場合、次のタイムスロット Tslot 3 に割り当てられたブロック群の処理に使用可能な処理時間 $T_{tar 3}$ は $T_{tar 3} = T_f - T_{acc 3} - T_{R 3} - T_{rd}$ であり、この処理時間 $T_{tar 3}$ 内に Tslot 3 に割り当てられたブロック群の処理が完結すればよいので、このブロック群に対しては動作周波数を下げて動作させる。Fig 10 の処理時間 T_{f1} , T_{f2} , T_{f3} は、タイムスロット Tslot 3 において負荷が最大の場合に、各動作周波数 f_1 , f_2 , f_3 で動作させたときの処理時間を示す。動作周波数としては、Fig 10 において $f_2 = f_{max}/2$ の動作周波数を選択すれば、負荷が最大の場合でもタイムスロット Tslot 1 からタイムスロット Tslot 3 までに完了されるべき処理時間が $(T_f - T_{R 3})$ 以内である、次のタイムスロット Tslot 4 に処理が入り込むことはない。一方、動作周波数 $f_3 = f_{max}/3$ を選択した場合は、処理時間 T_{f3} が処理時間 $T_{tar 3}$ を超えてしまう。したがって、このタイムスロット Tslot 3 で処理すべきブロック群に対しては $f_2 = f_{max}/2$ の動作周波数及びその動作周波数に適する動作電圧で動作させる。同様にして、タイムスロット Tslot 毎にこの処理を行う。

これにより、動的に動作クロック周波数及び動作電圧を変更するに際し、所定時間内に所定数のブロック群を処理可能な動作周波数のうち最小の動作周波数を選択することにより、総合的に動作周波数及び動作電圧を下げて動作させ、必要

処理に応じて電圧を制御することにより、低消費電力化が図られている。

ところで、ある一定の処理時間（例えば、ここでは1フレームの処理時間 T_f ）に完了すべき処理（例えば、ここでは1フレームの処理）に対しては、1フレームの処理時間を通してプロセッサを一定の動作電圧及び動作周波数で動作させて処理することが好ましい。すなわち、1フレームの処理時間を T_f （秒）とし、演算量 K_f （サイクル）とし、動作周波数 F_f とすると、動作周波数 $F_f = K_f / T_f$ （サイクル/秒）に設定し、1フレームの処理時間 T_f を通してプロセッサを一定の動作周波数 F_f で動作させることにより、その処理時間 T_f 内で動作周波数 F_f を何回も変動させる場合と比較して、より低消費電力化が可能となる。この証明は後述する第1の実施の形態で行う。

しかしながら、本従来例では、処理時間 T_f の同期する単位が1フレームであるにもかかわらず、1フレーム内で最大 N 回の動作電圧及び動作周波数の変更が行われており、低消費電力が十分に図られていなかった。すなわち、本従来例のように多段階に動作電圧及び動作周波数を制御可能なプロセッサでの動画像符号化又は復号化処理の低消費電力化は、1フレームの処理中に何回も動作電圧及び動作周波数を変更する必要があった。一方、上述のように、処理時間の制約の単位がフレームであるため、1フレームの処理中は処理を可能にする最低限の一定の周波数で制御するのが好ましい。そのため、1フレームの処理中に最大 N 回動作電圧及び動作周波数が変更される本従来例では十分な低消費電力化ができていなかった。

そこで本発明は、前記のような課題を解決するためのものであり、前記従来技術と比較して大幅に低消費電力化を図ることができる動画像符号化又は復号化処理システム及び動画像符号化又は復号化処理プログラムを提案することにある。

25 発明の開示

すなわち、本発明の動画像符号化又は復号化処理システムは、複数のフレーム

から構成される動画像をフレーム単位で符号化又は復号化するプロセッサを備え、
一のフレームの符号化又は復号化に必要な必要演算量 K_p を計算し、当該一のフ
レームの符号化又は復号化処理に予め割り当てられている時間 T_e 内に当該必要
演算量 K_p を符号化又は復号化処理可能な動作周波数 F を決定し、当該動作周波
5 数 F 、及び、当該動作周波数 F に適する動作電圧 V で当該プロセッサを動作させ
ながら当該一のフレームの符号化又は復号化処理を行い、さらに、必要演算量 K_p
が実際に必要な演算量よりも小さい場合に起きる破綻現象を回避する破綻回避
手段を一つ以上備えることを特徴とする。また、本発明の動画像符号化又は復号
10 化処理方法は、複数のフレームから構成される動画像をフレーム単位で符号化又
は復号化するプロセッサを使用して、一のフレームの符号化に必要な必要演算量
 K_p を計算し、当該一のフレームの符号化又は復号化処理に予め割り当てられて
いる時間 T_e 内に当該必要演算量 K_p を符号化又は復号化処理可能な動作周波数
 F を決定し、当該動作周波数 F 、及び、当該動作周波数 F に適する動作電圧 V で
15 当該プロセッサを動作させながら当該一のフレームの符号化又は復号化処理を行
い、さらに、必要演算量 K_p が実際に必要な演算量よりも小さい場合に起きる破
綻現象を回避する破綻回避ステップを一つ以上備えることを特徴とする。

符号化・復号化方式（MPEG等）の規定においては、現フレームに対して予め処
理時間が割り当てられている。本発明によれば、一のフレームの符号化又は復号
化に必要な必要演算量 K_p が計算され、当該一のフレームの符号化処理又は復号
20 化処理に予め割り当てられている時間 T_e 内に前記必要演算量 K_p を符号化処理
又は復号化処理可能な動作周波数 F が決定され、当該動作周波数 F 及びそれに適
する動作電圧 V でプロセッサを一定に動作させながら符号化又は復号化処理が行
われる。したがって、フレームごとに符号化又は復号化に必要な最低限の動作電
圧及び動作周波数でプロセッサを一定に動作させながら、符号化又は復号化処理
25 が行われることとなり、フレームを分割して成る所定数のブロックごとに動作周
波数及び動作電圧が決定されることで一のフレームの符号化・復号化処理中に何

- 度も動作電圧及び動作周波数が変更される従来技術と比較して、低消費電力化を図ることができる。さらに、必要演算量 K_p が実際に必要な演算量よりも小さい値である場合には、予め定められた時間内に現フレームの符号化又は復号化処理が完了せず、画像が劣悪になる破綻現象が起こるが、本発明は破綻現象を回避する一つ以上の破綻回避手段を備えるため破綻現象の発生が回避される。

- 本発明の動画像符号化又は復号化処理システム／方法は、連続する複数のフレームのうち前記一のフレームより前に符号化処理されるフレームを前フレームとすると、動画像符号化処理を行う場合において、前記一のフレームと前フレームとの動き量、前記一のフレームのアクティビティの量、前フレームのアクティビティの量、前フレームの量子化ステップサイズの平均値、前フレームの量子化ステップサイズの平均値とその一つ前のフレームの量子化ステップサイズの平均値の差、前フレームのマクロブロックマッチング回数、前フレームの有効ブロック数、前フレームの有効係数の数、前フレームの符号化に実際に要した演算量、前フレームの発生ビット数、前記一のフレームの符号化ビットレート、前記一のフレームについてフレーム内符号化又はフレーム間符号化のいずれであるかの種類、前フレームの必要演算量のうち、一つ以上の要素を使用して必要演算量 K_p を計算することを特徴とする。

- 本発明の動画像符号化又は復号化処理システム／方法は、連続する複数のフレームのうち前記一のフレームより前に復号化処理されるフレームを前フレームとすると、動画像復号化処理を行う場合において、前記一のフレームの符号化データのビット数、前記一のフレームがフレーム内符号化されたものであるか又はフレーム間符号化されたものであるかの種類、前記一のフレーム若しくは前フレームの動きベクトルの大きさの平均値、前記一のフレーム若しくは前フレームの動きベクトルの大きさの分散、前記一のフレーム若しくは前フレームの有効ブロック数、前記一のフレーム若しくは前フレームの有効係数の数、前記一のフレーム若しくは前フレームのビットレート、前記一のフレーム若しくは前フレームの符

号量、前記一のフレーム若しくは前フレームの量子化ステップサイズの平均値、量子化ステップサイズの平均値の差(前記一のフレームと1つ前のフレームの量子化ステップサイズの差、もしくは1つ前のフレームの量子化ステップサイズと2つ前のフレームの量子化ステップサイズの差)、前フレームの復号化に実際に要
5 した演算量、前フレームの必要演算量のうち、一つ以上の要素を使用して必要演算量 K_p を計算することを特徴とする。

前記複数の要素はそれぞれ符号化又は復号化処理の演算量に影響を与える要素である。本発明によれば、前記要素のうち一つ以上が使用されて必要演算量 K_p が計算されるため、算出された必要演算量 K_p が現実には符号化又は復号化処理を行
10 ったときの演算量により近い値となる。したがって、必要演算量 K_p が現実の演算量よりも小さくて符号化又は復号化処理が時間内に完了しないという破綻現象の発生率を低くすることができる。また、算出された必要演算量 K_p が現実の演算量よりも大き過ぎて低消費電力化が阻害される可能性が少なくなる。

本発明の動画像符号化又は復号化処理システム／方法は、前記破綻回避手段／
15 ステップとして、必要演算量 K_p を増加させる第1の破綻回避手段／ステップを備えることを特徴とする。

本発明によれば、破綻回避手段が必要演算量を所定値だけ増加させるため、算出された必要演算量 K_p が現実の演算量を満たす可能性が高くなり、破綻現象を回避することができる。

20 前記第1の破綻回避手段／ステップは、必要演算量 K_p を m 倍(m は1以上の実数)又は必要演算量 K_p に0より大きい実数 n を加算することを特徴とする。

本発明によれば、第1の破綻回避手段／ステップによって、必要演算量 K_p を m 倍又は必要演算量 K_p に n を加算するため、 m や n の値を調節することで、算出された必要演算量 K_p を、現実の演算量よりも大きく且つ現実の演算量に近似
25 した値とすることができ、破綻現象を回避することができる。

本発明の動画像符号化又は復号化処理システム／方法は、前記破綻回避手段／

ステップとして、前記一のフレームの符号化又は復号化処理に予め割り当てられている時間内に当該一のフレームの符号化処理が終了しない場合には破綻現象を回避する処理を行う破綻現象を回避する処理を行う第2の破綻回避手段／ステップを少なくとも一つ備えることを特徴とする。

- 5 上記第1の破綻回避手段／ステップにおいては、破綻現象の発生の有無に関わらず、必要演算量 K_p を増加させることにより破綻現象を回避する処理が行われる。本発明によれば、第2の破綻回避手段／ステップにより、前記一のフレームの符号化又は復号化処理に予め割り当てられている時間内に当該一のフレームの符号化処理が終了しない場合には破綻現象を回避する処理が行われるため、破綻
- 10 現象が起こる場合にのみ破綻現象を回避する処理が行われ、効率的に破綻現象を回避することができる。

- 前記第2の破綻回避手段／ステップは、所定のタイミングで符号化処理に割り込みを行い、符号化がなされていないマクロブロックがある場合は、当該マクロブロックに対して無効ブロック化処理を行うことを特徴とする。なお、復号化処
- 15 理においては、無効ブロック化処理を行わない。

- たとえば、一のフレームの符号化処理に予め割り当てられた時間 T_e のうち、総てのマクロブロックを無効ブロック化する処理時間を残した所定のタイミングにおいて、符号化されていないマクロブロックがある場合は、前記算出された必要演算量 K_p が実際に必要な演算量よりも小さいために破綻現象が生じる可能性
- 20 が高い。本発明によれば、第2の破綻回避手段／ステップにより、例えば上記タイミングで動画像符号化又は復号化処理に割り込みを行い、符号化がなされていないマクロブロックがある場合は、時間 T_e 内に当該一のフレームの符号化処理が完了せずに破綻現象が発生すると判断し、当該マクロブロックに対して無効ブロック化処理を行うため、破綻現象を回避することができる。

- 25 前記第2の破綻回避手段／ステップは、所定のタイミングで符号化又は復号化処理に割り込みを行い、その割り込み時点において、必要演算量 K_p の残量が、

符号化又は復号化処理に実際に必要な演算量の残量よりも小さい場合は、プロセッサの動作周波数及び動作電圧を上げる演算残量判断手段を少なくとも備えることを特徴とする。

- 符号化又は復号化処理の途中において、算出された必要演算量 K_p の残量が、
- 5 符号化又は復号化処理において実際に必要な演算量の残量よりも小さい場合は、前記算出された必要演算量 K_p が符号化又は復号化処理に実際に必要な演算量よりも小さいために破綻現象が生じる可能性が高い。そこで、第2の破綻回避手段／ステップにより、所定のタイミングで動画像符号化又は復号化処理に割り込みを行い、上記残量を比較する。そして、実際に必要な演算量の残量と比較して必要演算量 K_p の残量が小である場合は、時間 T_e 内に符号化又は復号化処理が完了せず破綻現象が生じると判断し、プロセッサの動作周波数及び動作電圧を上げる。これにより、プロセッサの計算速度が高くなるため処理可能な処理量が増加し、破綻現象を回避可能となる。割り込みの回数を複数回とすると、処理状態に合わせて動作周波数及び動作電圧を段階的に上げることができ、破綻現象を回避できる可能性がさらに高められる。
- 10 15

- 前記プロセッサは、動作可能な可能動作周波数が r 段階（ r は2以上の整数）に用意されており、前記時間 T_e 内に必要演算量 K_p を処理するのに必要な動作周波数 F_e を $F_e = K_p / T_e$ で計算し、前記プロセッサが動作可能な可能動作周波数から前記必要な動作周波数 F_e 以上であり且つその動作周波数 F_e に最も近い動作周波数 F を決定することを特徴とする。
- 20

- 本発明によれば、時間 T_e で必要演算量 K_p を処理するのに必要な動作周波数 F_e が $F_e = K_p / T_e$ で計算された後に、前記プロセッサが動作可能な可能動作周波数から前記必要な動作周波数 F_e 以上であり且つその動作周波数 F_e に最も近い動作周波数 F を決定するとともに、決定された動作周波数 F に適する動作電圧 V が決定され、プロセッサがその動作周波数 F 及び動作電圧 V で動作しながら符号化又は復号化を行う。すなわち、プロセッサが動作可能な可能動作周波数及び
- 25

動作電圧のうち、時間 T_e 内に必要演算量 K_p を処理可能な最小の動作周波数 F 及び動作電圧 V により、プロセッサを動作させながら、そのプロセッサ上で上記一のフレームの符号化又は復号化処理が行われるため、可能動作周波数が段階的に用意されたプロセッサが使用されても、低消費電力化が効率的に行われる。

5

図面の簡単な説明

$F i g 1$ は、本発明の第1の実施の形態の動画像符号化処理システムの動作を示した概略ブロック図である。 $F i g 2$ は、上記実施の形態の動画像符号化処理システムの実装例を示す図である。 $F i g 3$ は、上記実施の形態の動画像符号化
10 処理システムとしてコンピュータを機能させる動画像符号化処理プログラムと、それにより実現される動画像符号化処理方法の概略フローチャートを示す図である。 $F i g 4$ は、上記実施の形態の動画像符号化処理システムにおける符号化処理時間と演算残量の関係を示す図である。 $F i g 5$ は、上記実施の形態の動画像符号化処理システムに使用されるプロセッサの動作電圧・動作周波数を示す概念
15 図である。 $F i g 6$ は、本発明の有効性を説明する図である。 $F i g 7$ は、本発明の第2の実施の形態の動画像符号化処理システムの動作を示した概略ブロック図である。 $F i g 8$ は、上記実施の形態の動画像符号化処理システムとしてコンピュータを機能させる動画像符号化処理プログラムの概略フローチャートを示す図である。 $F i g 9$ は、本発明の第3の実施の形態の動画像復号化処理システムの
20 の動作を示した概略ブロック図である。 $F i g 10$ は、動画像符号化処理システムについて従来の低消費電力化を行う手法を示した図である。 $F i g 11$ は、フレーム単位に動画像符号化又は復号化の演算量が異なる状態を示す概念図である。

発明を実施するための最良の形態

25 以下、本発明の動画像符号化又は復号化処理システム及び処理方法について符号化処理と復号化処理に分けて詳述する。

(第1の実施の形態)

本発明の第1の実施の形態の動画像符号化処理システムは、例えばマイクロコンピュータが内蔵された携帯電話やパーソナルコンピュータ等の情報端末機器であるコンピュータにより実現され、特に、そのコンピュータ内においてマルチメディア信号処理部などの一部として機能するシステムであり、連続する所定数のフレームから構成される動画像をフレーム単位で順次符号化を行うシステムである。

Fig 1は、本実施の形態の動画像符号化処理システムS1の動作を示した概略ブロック図である。動画像符号化処理システムS1は、動作電圧及び動作周波数が r 段階（ r は2以上の整数）に用意され（すなわち、 r 段階の動作電圧及び動作周波数で動作可能であり）且つプログラムにより動作電圧及び動作周波数を変更可能なプロセッサ1と、DC-DCコンバータやPLLなどを備えて前記プロセッサ1の動作電源電圧及び動作周波数を制御する動作電圧・動作周波数制御手段4と、所定のデータを記憶する記憶領域である局部復号フレームメモリ6と入力フレームメモリ7と要素メモリ8と処理済みマクロブロック数レジスタ10とを少なくとも備えるコンピュータ（特にコンピュータ内のマルチメディア信号処理部）である。ただし、局部復号メモリ6および入力フレームメモリ7等についても動作電圧・動作周波数制御手段4により、プロセッサ1と同様に動作電圧・動作周波数が制御されてもよい。本実施の形態では、点線で示される制御領域CAに含まれる要素（プロセッサ1、局部復号フレームメモリ6、要素メモリ8、処理済みマクロブロック数レジスタ10、入力フレームメモリ7a, 7b、等）について、動作周波数と動作電圧が制御されるようになっている。

プロセッサ1は、プロセッサ1上で動作する手段として、必要演算量計算手段2と、動作電圧・動作周波数計算手段3と、動画像符号化手段5と、二つの破綻回避手段9、11を備える。二つの破綻回避手段9、11は、必要演算量計算手段2で算出された必要演算量が、符号化手段5による符号化処理に実際に必要な

演算量よりも小さい値を算出した場合に起きる破綻現象を回避するための手段であり、必要演算量計算手段2の一部として機能する第1の破綻回避手段11と第2の破綻回避手段としての処理完了判断手段9である。なお、符号101は入力画像データ、符号102は動作電圧及び動作周波数指示、符号103は前フレームの局部復号データ、符号105は動作電圧・動作周波数供給、符号106はフレームの符号化データ、符号107は前フレームの量子化ステップサイズの平均値の情報、符号108は各フレームについてフレーム内符号化であるかフレーム間符号化であるかの種類、符号109は動画像の符号化ビットレートの情報、符号110は前フレームのアクティビティ量、符号111は前フレームのマクロブロックマッチング回数、符号112は前フレームの有効ブロック数、符号113は前フレームの有効係数の数、符号114は前フレームの量子化ステップサイズの平均値とその一つ前のフレームの量子化ステップサイズの平均値の差、符号115は前フレームの符号化に実際に要した処理量、符号116は必要演算量計算手段2により算出された前フレームの必要演算量、符号117は符号化処理が完了したマクロブロックの数である処理マクロブロック数である。要素メモリ8は、後述する必要演算量計算手段2において使用される複数の要素のうち一部の要素（フレーム内符号化であるかフレーム間符号化であるかの種類108や、符号化ビットレート109や、フレームのアクティビティの量110や、必要演算量計算手段2により算出された必要演算量116）が記憶される記憶領域である。処理済マクロブロック数レジスタ10は、符号化処理済みのマクロブロック数117の情報を一時的に蓄積するレジスタである。動画像符号化手段5には符号化方式としてMPEG-4が使用されるが、H.26XやMPEG-1、MPEG-2などの他の符号化方式が使用されていても良い。

Fig 2に動画像符号化処理システムS1の実装例を示す。システムS1は、主にプロセッサ1と、周辺装置として各種メモリMR、7a、7bや各種インターフェースCI、DI、BIと、動作電圧・動作周波数制御回路4a等を備えたハ

ードウェアにより実現される。上記各構成要素は、バスB 1, B 2等を介して互いに通信可能となっている。

- プロセッサ1は、プロセッサコア1 aと、命令キャッシュメモリ1 bと、データキャッシュメモリ1 cとを備える。必要演算量計算手段2, 動作電圧・動作周波数決定手段3, 動画像符号化手段5, 破綻回避手段9, 11は、メモリMRに格納されたプログラムが必要に応じてプロセッサコア1 a上で実行されることにより実現される。命令キャッシュメモリ1 bおよびデータキャッシュメモリ1 cは、プロセッサコア1 a上で実行されるプログラムの処理の高速化を図るために設けられたキャッシュメモリである。
- 10 局所復号フレームメモリ6, 要素メモリ8, 処理済みマクロブロック数レジスタ10は、Fig 2のメモリMRに集約されるとともに、前フレームの量子化ステップサイズの平均値107, 各フレームについてフレーム内符号化であるかフレーム間符号化であるかの種類108, 動画像符号化のビットレート109, 前フレーム（過去のフレーム）のアクティビティの量110, 前フレームのマクロ
- 15 ブロックマッチング回数111, 前フレームの有効ブロック数112, 前フレームの有効係数の数113, 前フレームの量子化ステップサイズの平均値とその一つ前のフレームの量子化ステップサイズの平均値の差114, 前フレームの符号化に実際に要した処理量115, 必要演算量計算手段により算出された前フレームの必要演算量116, 処理済みマクロブロック数117はメモリ1 fにデータ
- 20 として格納される。局所復号データ103は、バスコントローラBCを介してメモリMRとプロセッサコア1 a間で信号100 j, 100 k, 100 lとして送受信される。

- 二つの入力フレームメモリ7 a, 7 bは、Fig 1のフレームメモリ7に相当する。カメラインタフェースCIから入力されたビデオデータ（入力画像データ
- 25 101）は、バスB 2を介して入力フレームメモリ7 a（又は入力フレームメモリ7 b）に入力される。入力フレームメモリ（#0）7 aと入力フレームメモリ

(# 1) 7 b は 1 フレームの処理が終わるごとに用途が入れ替わる。すなわち、
i 番目のフレームの処理で、信号 1 0 0 h により入力フレームメモリ (# 1) 7
b に入力画像データが書き込まれ、動画像符号化処理手段による符号化処理のため
に信号 1 0 0 o により入力フレームメモリ (# 0) 7 a から入力画像データが
5 読み出されたとき、(i + 1) 番目のフレームの処理では、信号 1 0 0 i により入
力フレームメモリ (# 0) 7 a に入力画像データが書き込まれ、動画像符号化処
理手段による符号化処理のために、信号 1 0 0 p により入力フレームメモリ (#
1) 7 b から入力画像データが読み出される。したがって、信号 1 0 0 h により
入力フレームメモリ (# 1) 7 b に入力画像データが書き込まれているときは信
10 号 1 0 0 p が発生せず、逆に信号 1 0 0 p により画像が読み出されているときは
信号 1 0 0 h が発生しない。同様に、信号 1 0 0 i により入力フレームメモリ (#
0) 7 a に入力画像データが書き込まれているときは信号 1 0 0 o が発生せず、
信号 1 0 0 o により入力フレームメモリ (# 0) 7 a から入力画像データが読み
出されているときは信号 1 0 0 i が発生しない。このとき、i 番目のフレームの
15 処理においては入力フレームメモリ (# 0) 7 a が、(i + 1) 番目のフレームの
処理においては入力フレームメモリ (# 1) 7 b が動作周波数、動作電圧の制御
対象となる。上記説明のように、入力フレームメモリを 2 フレーム分用意し、そ
れぞれの動作周波数を独立に設定できるようにすることで、常に一定の動作周波
数であるカメラインタフェース C I からの入力画像データの書き込み動作と、必
20 要演算量の算出値に基づいて動作周波数が変動する入力画像データの読み出し動
作を、互いに妨げることなく実行することができる。

動作電圧・動作周波数制御回路 4 a は、P L L 4 b, D C - D C コンバータ 4
c と互いに信号を送受信可能となっており、これらは動作電圧・動作周波数制御
手段 4 として機能している。動作電圧・動作周波数制御回路 4 a は、プロセッサ
25 コア 1 a からの信号 1 0 0 e により動作電圧・動作周波数指示 1 0 2 を受け、そ
の指示 1 0 2 に基づいて P L L 4 b に対して信号 1 0 0 u を発信し、D C - D C

- コンバータ 4 c に対して信号 1 0 0 v を発信する。PLL 4 b は信号 1 0 0 u に基づいて動作周波数信号 1 0 0 a を発信し、DC-DC コンバータ 4 c は信号 1 0 0 v に基づいて動作電圧 1 0 0 b を供給する。これにより、Fig 2 において
- 5 フレームメモリ 7 a, 7 b、バスコントローラ BC 等) について、動作周波数と動作電圧が制御される。信号 1 0 0 e, 1 0 0 j, 1 0 0 k, 1 0 0 l, 1 0 0 m, 1 0 0 o, 1 0 0 p, 1 0 0 q, 1 0 0 r, 1 0 0 s は、PLL 4 b が出力する動作周波数信号 1 0 0 a, DC-DC コンバータ 4 c が出力する電源電圧供給 1 0 0 b の値に応じて周波数と信号レベルが変化する。
- 10 プロセッサ 1 上で動作する動画像符号化手段 5 による符号化後の符号化データ 1 0 6 は、バス B 1 を介してビットストリームインタフェース B I に信号 1 0 0 m として送信されて信号 1 0 0 n として出力されるとともに、局部復号フレームメモリ 6 として機能するメモリ MR に送信される。また、画像のデータなどは、バス B 1 を介してメモリから信号 1 0 0 q として読み出され、ディスプレイイン
- 15 タフェース D I に送信される。ディスプレイインタフェース D I に受信された信号 1 0 0 q は、信号 1 0 0 t によるビデオデータとして出力される。ビデオデータは、ディスプレイインタフェース D I と接続されるモニタを介して、動画像として出力・表示される。
- 動作電圧・動作周波数制御回路 4 a, ディ스플레이インタフェース D I, ビットストリームインタフェース B I は常に一定の動作電圧で動作するが、これらの間で送受信される信号 1 0 0 e, 1 0 0 q, 1 0 0 m は制御領域 C A に含まれる要素 (プロセッサ 1 やメモリ MR や入力フレームメモリ 7 a, 7 b 等) の動作電圧の変更に応じて信号レベルが変動する。この影響を吸収するために、動作電圧・動作周波数制御回路 4 a, ディ스플레이インタフェース D I, ビットストリーム
- 20 インタフェース B I は、受信した信号 1 0 0 e, 1 0 0 q, 1 0 0 m の信号レベルを補正するレベルコンバータを備えることが望ましい。
- 25

次に、F i g 1 に従って本実施の形態の動画像符号化処理システム S 1 の動作を説明する。動画像符号化処理システム S 1 は、動画像符号化処理プログラム P r g 1 によりコンピュータ（特にコンピュータ内のマルチメディア信号処理部）を下記の所定の手段として機能させることにより実現される。以下、順次符号化
5 されるフレームのうちこれから符号化される任意の一のフレームを現フレーム（すなわち、あるフレームが符号化された時点を基準とすると次に符号化されるフレームであり、換言すると、その時点において未だに符号化処理されておらず未来に符号化処理が行われる予定であるフレーム）、現フレームより前に符号化された一のフレーム（過去に符号化されたフレーム）を前フレームとし、現フ
10 レームを符号化する処理について説明するが、いずれのフレームについても同様の処理が行われる。

F i g 3 はその動画像符号化処理プログラム P r g 1 の概略フローチャートを示す図である。動画像符号化処理プログラム P r g 1 は、後述するステップ 1 からステップ 5 においてコンピュータを下記の各手段として機能させる。（ステッ
15 プ 1）現フレームの画像情報を入力フレームメモリ 7 に入力する。（ステップ 2）現フレームの必要演算量 K_p を計算させる必要演算量計算手段 2 として機能させる。（ステップ 3）算出された必要演算量 K_p に応じてプロセッサの動作周波数 F 及び動作電圧 V を計算させる動作電圧・動作周波数計算手段 3 として機能させる。
（ステップ 4）算出された動作周波数 F 及び動作電圧 V でプロセッサ 1 を動作さ
20 せる制御を行わせる動作電圧・動作周波数制御手段 4 として機能させる。（ステップ 5）現フレームの画像情報を符号化させる動画像符号化手段 5 として機能させる。以上、ステップ 1 からステップ 5 の処理を入力フレームメモリ 7 に入力されるフレームの順番（すなわち、符号化される順番）に、すべてのフレームに対して行うことで、動画像の符号化を行う。以下、詳細に説明する。

25 （ステップ 1）入力された入力画像データは、フレームの同期をとるため、フレームを一時的に記憶する記憶領域である入力フレームメモリ 7 に一旦格納され

る。

(ステップ2) 必要演算量計算手段2は、入力フレームメモリ7にアクセスして現フレームの入力画像データ101を取得し、現フレームの符号化処理に必要な必要演算量 K_p を計算する。必要演算量 K_p の計算方法は様々な方法が考えられるが、たとえば、現フレームの符号化処理の演算量に影響を与える要素を一つ以上使用して計算することが望ましい。要素としては、例えば、動画像符号化処理において、処理内容が動き補償である場合は、動きの激しい映像では演算量が多く、一方、動きの少ない映像では演算量が少ないことに注目して、現フレームと前フレームとの動き量として差分絶対値和で計算される歪み値や、また、各々のフレームのアクティビティ量として隣接画素差分絶対値和で計算される値や、マクロブロックマッチング回数や、有効ブロック数や、有効係数の数や、符号化ビットレートや、発生ビット数や、前フレームの符号化に実際に要した演算量や、必要演算量計算手段2により算出された前フレームの必要演算量が挙げられる。ここで、各要素それぞれについて、一つの要素の値のみ変化し、他の要素の値が変化しないと仮定したときに、その一つの要素の値が大きい場合は小さい場合に比較して必要演算量が相対的に大きくなるようにし、その一つの要素の値が小さい場合は大きい場合と比較して必要演算量が相対的に小さくなるようにする。また、現フレームがフレーム内符号化である場合はフレーム間符号化である場合と比較して必要演算量 K_p が相対的に小さく、フレーム間符号化である場合はフレーム内フレームである場合と比較して必要演算量 K_p が相対的に大きくなるようにする。すなわち、これらの複数の要素は現フレームの符号化処理のために必要な必要演算量に影響を与える要素であるため、必要演算量計算手段2が、これらの要素に応じて必要演算量 K_p (サイクル)を増減するように計算を行うことにより、必要演算量計算手段2により計算される必要演算量 K_p が現実の符号化処理を行ったときの演算量により近い値となる。

たとえば、本実施の形態では、関数 G を使用して計算し、入力フレームメモリ

7に記憶されている現フレームの入力画像データ101と、局部復号フレームメモリ6に蓄積されている復号化された前フレームの局部復号データ103とを比較して、入力画像の動きの大きさの予測（計算）を行う。この前フレームの局部復号データ103は、現フレームよりも前に符号化が行われる前フレームの符号化処理において、前フレームを符号化して形成した前フレームの符号化データ106を、ローカルデコーダで復号化することにより形成され、局部復号フレームメモリ6に記憶されている。動きの大きさの予測（計算）の一例として、例えば差分絶対値和を用いる。以下に、差分絶対値和 Σ と必要演算量 K_p の求め方を説明する。なお、前フレームの画像データとしては、符号化後にローカルデコーダにより復号化された局部復号データ106を使用しても良いが、入力された前フレームの入力画像データをそのまま使用しても良い。

入力フレームメモリ7に蓄積された現フレームの入力画像データ101を $X(i, j)$ (i は画像の水平方向の座標、 j は垂直方向の座標)、後述する局部復号フレームメモリ6に蓄積された前フレームの局部復号データ103を $Y(i, j)$ (i は画像の水平方向の座標、 j は垂直方向の座標) とすると、現フレームと前フレームとの動き量は、差分絶対値和 $Z = \Sigma |X(i, j) - Y(i, j)|$ をすべての（またはサンプルした）画素に対して計算する。この差分絶対値和の値を Z とする。一方、フレームのアクティビティ量においては、 $X(i, j)$ において隣接画素差分絶対値和 W 、つまり、水平方向 $W_h = \Sigma |X(i, j) - X(i-1, j)|$ 、垂直方向 $W_v = \Sigma |X(i, j) - X(i, j-1)|$ を計算することにより求められ、全ての（又はサンプルした）入力画像に対して計算する。この隣接画素差分絶対値和の値（すなわち各フレームのアクティビティ量）を W とする。

差分絶対値和を Z 、現フレームのアクティビティ量を W_a 、前フレーム（過去のフレーム）のアクティビティ量を W_b 、前フレームの平均量子化ステップサイズ（量子化ステップサイズの平均値）を Q_{prev} 、前フレームのマクロブロックマッチング回数を M 、前フレームの有効ブロック数を B 、前フレームの有効係数の

数をC、前フレームの符号化に実際に要した処理量をS、現フレームの符号化ビットレートをBR、前フレームの量子化ステップサイズの平均値とその一つ前のフレームの量子化ステップサイズの平均値の差を ΔQ_{prev} 、前フレームの実際の発生ビット数をD、算出された前フレームの必要演算量を K_p' とおくと、これ
5 らの要素のうち一つ以上の要素を使用して、必要演算量 K_p は、

$$K_p = G(Z, W_a, W_b, Q_{prev}, M, B, C, S, BR, \Delta Q_{prev}, D, K_p') \dots \text{(数式1)}$$

で計算される。ただし、GはZ、 W_a 、 W_b 、 Q_{prev} 、M、B、C、S、BR、 ΔQ_{prev} 、D、 K_p' のうち、一以上の要素から導き出される関数である。その一
10 例としては、

$$K_p = j + \alpha M + \beta B + \gamma C + \delta Z + \varepsilon \Delta Q_{prev} \dots \text{(数式2)}$$

が挙げられるが、これに限られるわけではない。また、必要演算量 K_p の計算に使用される要素として、現フレームがフレーム内符号化であるかフレーム間符号化であるかの種類Iが使用される。現フレームがフレーム内符号化である場合の必要演算量 K_p は小さい値と、フレーム間符号化である場合の必要演算量 K_p は大きい値となる。すなわち、必要演算量計算手段2は、差分絶対値和Zを使用するときは差分絶対値和 $Z = \sum |X_{ij} - Y_{ij}|$ を計算した後に、必要演算量 $K_p = G(Z, W_a, W_b, Q_{prev}, M, B, C, S, BR, \Delta Q_{prev}, D, K_p')$ を計算する。
15

以下、上記関数Gについて説明する。前フレームと現フレームの間で画像の変化
20 化が大きい（小さい）場合、すなわち差分絶対値和Zが大きい（小さい）場合、現フレームで実行されるマクロブロックマッチングの回数は大きく（小さく）なり、現フレームの動き検出処理に必要な演算量（実行されるマクロブロックマッチング回数に依存する）が大きく（小さく）なる。また、現フレームのアクティビティ量 W_a が大きい（小さい）場合、現フレームは画像の高周波成分を多く（少
25 なく）含むことを意味し、この場合、現フレームの符号化処理で発生する有効ブロックの数、有効係数の数は大きく（小さく）なり、現フレームのIDCT処理

に必要な演算量（発生する有効ブロックの数に依存する）、I Q処理に必要な演算量（発生する有効係数の数に依存する）、V L C処理に必要な演算量（発生する有効係数の数に依存する）は大きく（小さく）なる。したがって、上記関数GはZ, W aなどのパラメータが大きい（小さい）場合、H pを大きく（小さく）

5 設定するように構成する。

動画画は連続するフレーム間での相関が大きいいため、符号化処理で実行されるマクロブロックマッチング回数、符号化処理で発生する有効ブロック数、有効係数の数、符号化処理で必要となる演算量、アクティビティ量は、時間的に連続するフレーム間で非常に近い値となる。したがって、M, B, C, S, W bが大きい
10 い（小さい）場合、現フレームにおいてもマクロブロックマッチング回数、有効ブロック数、有効係数の数、符号化処理に必要となる演算量、アクティビティ量が大きく（小さく）なる確率が高い。さらに、必要演算量計算手段で算出される予測演算量が実際の符号化処理に要した演算量に近い値となる場合、 $S \approx H p'$ となる。したがって、上記関数GはM, B, C, S, W b, $H p'$ などのパラメータが大きい（小さい）場合、H pを大きく（小さく）設定するように構成する。
15

ターゲットビットレートが大きい（小さい）場合、量子化ステップサイズのは小さく（大きく）設定され、その結果、符号化処理で発生する有効ブロックの数、有効係数の数は大きく（小さく）なる。また、前フレームの発生ビット数がターゲットビットレートと比較して大きい（小さい）場合、現フレームの量子化
20 ステップサイズは小さく（大きく）設定され、符号化処理で発生する有効ブロックの数、有効係数の数は小さく（大きく）なる。したがって、上記関数Gは現フレームの符号化ビットレートB Rが大きい（小さい）場合、H pを大きく（小さく）設定するように、前フレームの実際の発生ビット数DがB Rと比較して大きい（小さい）場合、H pを小さく（大きく）設定するように構成する。さらに、
25 前フレームの平均量子化ステップサイズ $Q p r e v$ や前フレームの量子化ステップサイズの平均値とその一つ前のフレームの量子化ステップサイズの平均値の差

ΔQ_{prev} を考慮することで、上記関数Gが算出する H_p が実際に現フレームを符号化するために必要となる演算量に近い値とすることができる。

(第1の破綻回避ステップ) また、さらに破綻現象を生じにくくするため、必要演算量計算手段2に含まれる第1の破綻回避手段11が必要演算量 K_p を所定値だけ増加させ、算出された必要演算量 K_p に余裕を持たせる処理を行う。具体的には、必要演算量 K_p を m 倍(m は1以上の実数)する。たとえば $m=1.1$ とすると、算出した必要演算量 K_p に対し、10%の余裕を持たせることができる。また、必要演算量 K_p に実数 n (n は0以上の実数)を加算しても良く、算出された必要演算量の値に関わらず一定の値で余裕を持たせることができる。上述の例を用いると、最終的に算出される必要演算量 K_p は、

$$K_p = G(Z) \times m \cdots (\text{数式3})$$

$$K_p = G(Z) + n \cdots (\text{数式4})$$

により求められる。2式を組み合わせ、

$$K_p = G(Z) \times m + n \cdots (\text{数式5})$$

としてもよい。それでも算出された必要演算量 K_p が現実の現フレームの必要演算量 K_m より小さければ、後述する第2の破綻回避手段である処理完了判断手段9において処理を行うことにより破綻現象を回避する。

なお、動画像の符号化ビットレート109や、現フレーム及び前フレームについてフレーム内符号化であるかフレーム間符号化であるかの種類108や、前フレームのアクティビティの量110や、必要演算量計算手段により算出された前フレームの必要演算量116は要素が記憶される記憶領域である要素メモリ8に予め記憶されており、必要演算量 K_p の計算時に必要演算量計算手段2に読み込まれて使用される。前フレームの量子化ステップサイズの平均値107、前フレームのマクロブロックマッチング回数111、前フレームの有効ブロック数112、前フレームの有効係数の数113、前フレームの量子化ステップサイズの平均値とその一つ前のフレームの量子化ステップサイズの平均値との差114、及び前

フレームの符号化に実際に要した処理量 1 1 5 は前フレームの符号化処理が行われたときに動画像符号化手段 5 から必要演算量計算手段 2 にフィードバックされる。必要演算量計算手段 2 においては、これらの要素のうち一つの要素のみを使用しても良いし、複数の要素を組み合わせて使用しても良い。

- 5 (ステップ 3) 動作電圧・動作周波数計算手段 3 は、必要演算量 K_p の値をもとに、現フレームの処理に対する動作周波数 F_e (サイクル/秒) を予測する計算を行う。すなわち、符号化方式により処理時間が規定されている最小単位は 1 フレームであり、現フレームの符号化処理に割り当てられた時間を T_e (秒) とすると、現フレームに必要とされる動作周波数 F_e (サイクル/秒)、すなわち時間 T_e (秒) 内に前記必要演算量 K_p を符号化処理可能な動作周波数 F_e (サイクル/秒) は $F_e = K_p / T_e$ で表されることから、動作電圧・動作周波数計算手段 3 は動作周波数 $F_e = K_p / T_e$ を計算する。ただし、所定フレームの符号化処理に割り当てられた時間 T_e は、1 フレームの処理の制限時間 T_f から、所定フレームに対する演算量を予測する時間 T_p 及びプロセッサの動作周波数・動作電圧・基板バイアス電圧を変更する時間 T_s を引いた時間である。Fig 5 に示すように、プロセッサ 1 および (又は) 局部復号メモリ 6 等を含めた周辺装置がサポートする動作電圧・動作周波数が r 段階 (r は 2 以上の整数) で変更可能な場合、動作電圧・動作周波数計算手段 3 は、 $F(r) > F_e$ であり、且つ $F(r-1) < F_e$ となる動作周波数 $F(r)$ を現フレームの符号化処理を行う動作周波数として選択する計算を行い、その動作周波数 $F(r)$ に適する動作電圧 $V(r)$ を選択する計算を行い、プロセッサ 1 および (又は) 局部復号メモリ 6 等を含めた周辺装置をその動作周波数 $F(r)$ と動作電圧 $V(r)$ で動作させるように、動作電圧・動作周波数を動作電圧・動作周波数制御手段 4 に指示する (符号 1 0 2)。

- 25 (ステップ 4) 動作電圧・動作周波数制御手段 4 は、動作電圧・動作周波数計算手段 3 から指示を受けた動作電圧 $V(r)$ 及び動作周波数 $F(r)$ の値をプロ

セッサ 1 および（又は）局部復号メモリ 6 等を含めた周辺装置に供給し（符号 105）、その動作電圧 $V(r)$ 及び動作周波数 $F(r)$ でプロセッサ 1 を一定に動作させる制御を行う。これにより、プロセッサ 1 および（又は）局部復号メモリ 6 等を含めた周辺装置は、一定の動作電圧 $V(r)$ 及び動作周波数 $F(r)$ で動作することになる。

（ステップ 5）動画像符号化手段 5 は、動画像符号化処理プログラム $Prg1$ によりコンピュータのプロセッサ 1 上で実現される手段であり、プロセッサ 1 を使用して入力フレームメモリ 7 に格納された入力画像データを動画像符号化を行う単位でアクセスし、符号化処理を行う手段である。すなわち、動画像符号化手段 5 は、入力フレームメモリ 7 から現フレームの入力画像データ 101 を取得し、符号化して符号化データ 106 を生成する。ステップ 4 において、プロセッサ 1 および（又は）局部復号メモリ 6 等を含めた周辺装置は動作電圧・動作周波数制御手段 4 から供給された一定の動作電圧 $V(r)$ 及び動作周波数 $F(r)$ で動作している状態となっているため、ステップ 5 では、動作電圧・動作周波数制御手段 4 がその動作周波数 $F(r)$ 及び動作電圧 $V(r)$ でプロセッサ 1 および（又は）局部復号メモリ 6 等を含めた周辺装置を一定に動作させながら、そのプロセッサ 1 を使用して符号化を行う動画像符号化手段 5 が現フレームの符号化を行うこととなる。たとえば動きの激しい画像（現フレームの入力画像データ 101）に対してはプロセッサ 1 および（又は）局部復号メモリ 6 等を含めた周辺装置を高い周波数で一定に動作させ、動きの少ない画像に対しては低い周波数で一定に動作させることにより低消費電力化を図ることが可能になる。さらに、動画像符号化手段 5 は、符号化データ 106 を復号する機能を有するローカルデコーダを備えており、現フレームの符号化データ 106 はローカルデコーダにより復号されて局部復号フレームメモリ 6 に局部復号データ 103 として蓄積される。この現フレームの局部復号データ 103 は現フレームの次に符号化されるフレームについて必要演算量 Kp を計算する際に使用される。現フレームの符号化データ 10

6 は伝送路を通じて送信されたり、蓄積メディアに蓄積される。

(第2の破綻回避ステップ) さらに、上記必要演算量計算手段2で算出された必要演算量 K_p が現実の現フレームの必要演算量よりも小さい場合、現フレームの処理に割り当てられた時間 T_e 内に処理が完了せず、破綻現象が生じる。そこで、

- 5 本システムS1は、前記一のフレームの符号化又は復号化処理に予め割り当てられている時間 T_e 内に当該一のフレームの符号化処理が完了しない場合には破綻現象を回避する処理を行う第2の破綻回避手段を備える。本実施の形態では、第2の破綻回避手段として処理完了判断手段9を備える。処理完了判断手段9は、
- 10 ステップ5において動画像符号化手段5が現フレームの入力画像データ101の符号化処理ルーチンを実行している際に、所定のタイミングで符号化処理ルーチンに割り込みを行い、処理時間内で一時中断し、現フレームの符号化処理が終了しているか終了していないかを判定する。符号化がなされていないマクロブロックがある場合は、前記必要演算量計算手段で算出された必要演算量が実際に必要な演算量よりも小さく、時間 T_e 内に処理が完了せずに破綻現象が生じる可能性
- 15 が高いと判断できるため、当該マクロブロックに対して無効ブロック化処理を行う。ここでは、処理完了判断手段9により、少なくとも破綻現象が起きない時点で割り込みを行った際に符号化処理が完了していなければ、残りの処理を大幅に削減できる処理に変更するなどの無効ブロック化処理を行うことにより、時間内に符号化処理が完了できないという破綻現象を回避できるようにしている。

- 20 以下に、処理完了判断手段9について具体的に説明する。Fig4は割り込みを行う際の時間と演算残量の関係を示している。動作周波数 F で動作する現フレームの処理に割り当てられた時間 T_e 内で、1フレームのマクロブロック数を M_B とし、1つのマクロブロックを無効マクロブロックとして処理する際に必要な演算量を K_s とする。ただし、無効マクロブロックとして処理する際に必要な演算量 K_s は、1マクロブロックの通常の処理に要する演算量に比べはるかに小さい
- 25 値であり、どのフレームのマクロブロックに対しても同様の処理を行う。処理完

- 了判断手段 9 は、割り込みを行う時間 T_i を $T_i = T_e - K_s \times MB / F$ で算出する。割り込みを行う時間は、前記動作電圧・動作周波数計算手段 3 が計算しても良い。次に、処理完了判断手段 9 は、時間 T_i のタイミングで符号化処理ルーチンに割り込みを行い、処理済マクロブロック数レジスタ 10 から符号化処理が終了したマクロブロックの数 MB_i (符号 117) の読み出しを行って、 $MB_i = MB$ であるか、 $MB_i < MB$ であるかを判断し、符号化処理完了の有無を判定する。 $MB_i = MB$ であれば、現フレームの符号化処理が完了しているので、そのまま割り込みルーチンを終了して符号化処理ルーチンに戻る。 $MB_i < MB$ であれば、現フレームの符号化処理が終了していないので、必要演算量計算手段 2 で算出された必要演算量が実際に必要な演算量よりも小さいと判断し、符号化未処理のマクロブロック総てを無効ブロックとして処理を行い、符号化処理ルーチンに戻る。時間 T_i のタイミングで割り込みを行う時点で、少なくとも全てのマクロブロックを無効ブロックとして処理する演算量は確保されているため、必ず破綻現象を回避することができる。
- 15 なお、無効ブロック化処理に換えて、後述するようにプロセッサ 1 の動作周波数及び動作電圧を上げることにより、破綻現象を回避しても良い。この場合は、現フレームの符号化処理に予め割り当てられている時間内に、符号化未処理のマクロブロック総てを符号化できる程度の時間を残したタイミングで割り込みを行う。
- 20 (証明)
- 以下に、プロセッサの動作電圧及び動作周波数を複数回変更しながら一のフレームを符号化する従来技術と比較して、本願発明がより低消費電力化を図ることができることを証明する。たとえば、ある特定の時間 T_t にある特定の演算量 K_t を行う場合、その特定の時間の間は、同一周波数で制御を行い、周波数 F_t を
- 25 $F_t = K_t / T_t \cdots$ (数式 6)
- に設定すると低消費電力を実現できる。たとえば、プロセッサ 1 の動作電圧及び

動作周波数はF i g 5に示すようにP段階に可変とし、任意の一のフレームの必要演算量をK_tとし、そのフレームの処理に割り当てられる時間をT_tとする。F i g 6 (a)に示すように、動作周波数をF_tと設定し、プロセッサ1を動作周波数F_tで動作させるときの動作電圧をVDDとし、時間T_tで必要演算量K_tの処理が終了する場合（すなわち、動作周波数が一定の場合）をCase 1とし、F i g 6 (b)に示すように、初期値の動作周波数をh * F_tと設定し、プロセッサを動作周波数h * F_tで動作させるときの動作電圧をV₁とし、時間T₁が経過した時点でプロセッサの動作周波数をh * F_t / 2に変更し、プロセッサ1を動作周波数h * F_t / 2で動作させるときの動作電圧をV₂とし、時間T₁ + T₂で必要演算量K_tの処理が終了する場合（すなわち、動作周波数の切り替えが1回行われる場合）をCase 2とし、各Case1, Case2について前記任意の一のフレームを符号化する場合を考えてみる。どちらも同一の演算量、すなわちK_t（サイクル）となる。一方、消費電力は、

$$P = \alpha \times C \times f \times VDD^2 \times t \dots \text{(数式7)}$$

15 α : 係数、C : プロセッサのトランジスタ数

f : 動作周波数、VDD : 動作電圧、t : 動作時間

で表される。これを用いてCase 1の消費電力P_aとCase 2の消費電力P_bを計算すると、

$$P_a = \alpha \times C \times F_t \times V^2 \times T_t \dots \text{(数式8)}$$

$$20 \quad P_b = \alpha \times C \times (h \times F_t) \times V_1^2 \times T_1 + \alpha \times C \times (h \times F_t / 2) \times V_2^2 \times T_2 \dots \text{(数式9)}$$

となり、

$$P_a : P_b = V^2 \times T_t : (h \times V_1^2 \times T_1 + (h / 2) \times V_2^2 \times T_2) \dots \text{(数式10)}$$

25 となる。ここでたとえばh = 1.5、T₁ = 1 / 3 × T_t、T₂ = 2 / 3 × T_t、V = 1、V₁ = 1.5、V₂ = 0.75とすると、

$$P_a : P_b = 1^2 : (1.5 \times 1.5^2 / 3 + (1.5 / 2) \times 0.75^2 \times (2 / 3)) \div 1 : 1.41 \dots \text{(数式11)}$$

となり、 $P_a < P_b$ となる。すなわち、決められた演算量を一定時間で処理する場合、同一演算量 K_t にもかかわらず、Case 1 の場合のように、その時間内で処理が終了可能な最小の動作周波数により、その処理時間を通してプロセッサを一定に動作させるほうが、従来のように処理時間中に動作周波数を変更するCase 2 場合よりも低消費電力であることがわかる。したがって、一定の動作電圧及び動作周波数でプロセッサ 1 を動作させながら一のフレームの符号化処理を行う本発明によれば、ブロックごとに動作電圧及び動作周波数が決定されるため一のフレームの符号化中に何度も動作電圧及び動作周波数を変更される従来技術と比較して、低消費電力化が図られることがわかる。

(第 2 の実施の形態)

Fig 7 は、第 2 の実施の形態の動画像符号化処理システム S 2 の動作を示した概略ブロック図である。本実施の形態の動画像符号化処理システム S 2 は、前記第 1 の実施の形態の動画像符号化処理システム S 1 において、第 2 の破綻回避手段として、処理完了判断手段 9 と処理済マクロブロック数レジスタ 10 に替えて演算残量判断手段 29 を少なくとも備える。Fig 8 はその動画像符号化処理プログラム Prg 2 と、それにより実現される動画像符号化処理方法の概略フローチャートを示す図である。プログラム Prg 2 は、コンピュータを各手段を備える動画像符号化処理システム S 2 として機能させるプログラムであり、符号化処理（ステップ 5）に割り込んで実行される第 2 の破綻回避ステップを備える。動画像符号化処理システム S 2 は、前記動画像符号化処理システム S 1 とは異なり、プロセッサ 1 および（又は）局部復号メモリ 6 等を含めた周辺装置を動作させている動作周波数及び動作電圧を変更する動的動作電圧・動作周波数制御を行うことで、上述の問題を解決するというものである。以下、動的動作電圧・動作周波数制御について詳述する。

現フレームの処理に対する動作周波数及び動作電圧は必要演算量計算手段 2 により算出された値をもとに動作電圧・動作周波数計算手段 3 により算出される。

しかし、算出された必要演算量 K_p の値が現実的に現フレームの処理に必要な必要演算量 K_m よりも小さい場合、必要演算量 K_p の値をもとに算出された動作周波数及び動作電圧もまた、現実的に現フレームの処理に適した動作周波数及び動作電圧より小さい値となる。

(第 2 の破綻回避ステップ) 動画像符号化処理システム S 2 では、前記動画像符号化処理システム S 1 と同様に動画像符号化手段 5 に N 回の割り込み処理を等間隔に設けて符号化処理を一時中断し、その割り込みの時点において、演算残量判断手段 2 9 が、必要演算量計算手段 2 で算出された現フレームの必要演算量の残量である演算残量 K_i と、動画像符号化手段 5 による所定のフレームの符号化処理において実際に必要な演算量の残りの演算量とを比較する。すなわち、 i 回目の割り込み処理では、演算残量判断手段 2 9 は、現フレームの処理に割り当てられている残りの時間 T_i とプロセッサ 1 の動作周波数 F を測定し、演算残量 K_i を数式 $K_i = T_i \times F$ で計算する。また、演算残量判断手段 2 9 は、1 回目から $(i - 1)$ 回目までの割り込み処理時刻 $T_1, T_2, \dots, T_{(i - 1)}$ 、および、各割り込み時刻でのプロセッサの動作周波数 $F_1, F_2, \dots, F_{(i - 1)}$ を保持し、これらの値をもとに現フレームの処理開始時刻から i 回目の割り込み処理発生時刻までに、現フレームの処理に費やされた演算量 K_{pm} を数式 $K_{pm} = \sum F_j \times (T_{(j + 1)} - T_j)$ を用いて計算する。ただし、 F_0 は現フレームの処理開始時に設定されていたプロセッサの動作周波数、 $j = 0, 1, \dots, (i - 1)$ である。つぎに、演算残量判断手段 2 9 は、 $K_i \geq K_{pm} \times (MB - MB_i) / MB_i$ であるか $K_i < K_{pm} \times (MB - MB_i) / MB_i$ であるかを判断する。計算された演算残量 K_i および現フレームの処理に費やされた演算量 K_{pm} が数式 $K_i \geq K_{pm} \times (MB - MB_i) / MB_i$ を満たすとき、割り込み処理を終了し、符号化処理ルーチンに戻る。動画像符号化手段 5 は、 $(i + 1)$ 回

- 目の割り込み処理発生時刻まで、現フレームの処理を継続する。演算残量判断手段29は、計算された演算残量 K_i および現フレームの処理に費やされた演算量 K_{pm} が数式 $K_i < K_{pm} \times (MB - MB_i) / MB_i$ を満たすとき、必要演算量計算手段2で算出された必要演算量が実際に必要な演算量よりも小さいと判断し、動作電圧・動作周波数制御手段4に対し動作電圧および動作周波数を一段階上げる指示をする（符号104）。ここで、動作電圧及び動作周波数を二段階以上上げるように指示しても良い。なお、MBは現フレームに含まれるマクロブロックの総数、 MB_i は*i*回目の割り込み処理発生時刻における現フレームの符号化処理済みマクロブロック数を表す。以上の処理を設けることにより、現フレームの処理の途中でプロセッサの動作周波数を上げることができるため、現フレームの処理開始時にプロセッサに設定された動作周波数が、現フレームの処理に必要な演算量を実現するために必要な動作周波数より小さく設定されたとしても、破綻現象を生ずることなく現フレームの処理を終了することができるようになる。
- なお、動画像符号化手段5への割り込み時刻は等間隔の*N*回に限らず、任意の間隔の*N*回で行ってもよい。また、数式 $K_i \geq K_{pm} \times (MB - MB_i) / MB_i$ および数式 $K_i < K_{pm} \times (MB - MB_i) / MB_i$ のかわりに、 $K_i \geq K_{pm} \times (BL - BL_i) / BL_i$ および $K_i \geq K_{pm} \times (BL - BL_i) / BL_i$ を用いてもよい。ここでBLは現フレームに含まれるブロックの総数、 BL_i は*i*回目の割り込み処理発生時刻における現フレームの処理済みブロック数を表す。
- なお、本システムS2についても第1の破綻回避手段11を備えても良い。

（第3の実施の形態）

- 本発明の第3の実施の形態の動画像復号化处理システムS3は、符号化された動画像を復号化するシステムである。Fig 9は動画像復号化处理システムS3の動作を示した概略ブロック図である。本実施の形態の動画像復号化处理システムS3は、動作電圧及び動作周波数が*r*段階（*r*は2以上の整数）に用意され且つプログラムにより動作電圧及び動作周波数を変更可能なプロセッサ1と、前記

プロセッサ 1 の動作電圧及び動作周波数を制御する動作電圧・動作周波数制御手段 4 と、前フレームの復号化データを記憶する局部復号フレームメモリ 36 と、プロセッサ 1 上で動作する演算残量判断手段 39 とを備える。ただし、局部復号メモリ 36 は動作電圧・動作周波数制御手段 4 により、プロセッサ 1 と同様に動作電圧・動作周波数が制御されてもよい。プロセッサ 1 は、プロセッサ 1 上で動作する必要演算量計算手段 32 と、プロセッサ 1 上で動作する動作電圧・動作周波数計算手段 3 と、プロセッサ 1 上で動作する動画像復号化手段 35 とを備える。符号 301 は入力符号化データ、符号 102 は動作電圧・動作周波数指示、符号 105 は動作電圧・動作周波数供給、符号 306 は復号化データであり、第 1 の実施の形態と同一符号は同一機能又はそれ相当の機能を有する部分である。符号化ではなく復号化を行う点及び下記以外の点は第 2 の実施の形態と同様である。

Fig 9 に従って、動画像復号化処理システム S3 の動作を説明する。以下、順次復号化されるフレームのうちこれから復号化される任意の一のフレーム（すなわち、あるフレームが復号化された時点を基準とすると次に復号化されるフレームであり、換言すると、その時点において未だに復号化処理されておらず未来に復号化処理が行われる予定であるフレーム）を現フレーム、現フレームより前に復号化された一のフレーム（過去に復号化されたフレーム）を前フレームとし、現フレームを復号化する処理について説明するが、いずれのフレームについても同様の処理が行われる。コンピュータを動画像復号化処理システム S3 として機能させる動画像復号化処理プログラム Prog3 は、前記動画像符号化処理プログラム Prog1 とほぼ同様であるが、ステップ 5 において、現フレームの符号化データを復号化させる動画像復号化手段 35 としてコンピュータ（詳しくはコンピュータに内蔵されるプロセッサ 1）を機能させる。動画像復号化処理システム S3 に入力されてきた入力符号化データ 301 は、必要演算量計算手段 32 に入力される。必要演算量計算手段 32 は符号化データ 301 の一フレーム分（すなわち、現フレームの符号化データ 301）の発生情報量（ビット数）FB を計算し、

必要計算量 K_p を予測する計算を行う。必要演算量 K_p は、

$$K_p = G(FB, MV_a, MV_v, B, C, BR, Q, \Delta Q, I, E, P) \dots$$

(数式11)

で表される。ここで、 FB は現フレームもしくは前フレームの符号化データの
5 ビット数、 MV_a は現フレームもしくは前フレームの動きベクトルの大きさの平
均値、 MV_v は現フレームもしくは前フレームの動きベクトルの大きさの分散、
 B は現フレームもしくは前フレームの有効ブロック数、 C は現フレームもしくは
前フレームの有効係数の数、 BR は現フレームもしくは前フレームのビットレー
ト、 Q は現フレームもしくは前フレームの量子化ステップサイズの平均値、 ΔQ
10 は現フレームと前フレームの量子化ステップサイズの平均値の差もしくは前フレ
ームと前々フレームの量子化ステップサイズの平均値の差、 I は現フレームがI
ピクチャであるかPピクチャであるかBピクチャであるかの種類、 E は前フレ
ームの復号化に実際に要した演算量、 P は必要演算量計算手段により算出された前
フレームの必要演算量を表す。

15 現フレームの復号化に必要な演算量は、現フレームの復号化で実行されるID
CT処理、IQ処理、VLD処理の実行回数に依存する。また、IDCT処理の
実行回数は現フレームに含まれる有効ブロックの数に、IQ処理およびVLD処
理の実行回数は現フレームに含まれる有効係数の数に依存する。すなわち、現フ
レームに含まれる有効ブロックの数や有効係数の数が大きい（小さい）場合は、
20 復号化処理に必要な演算量は大きく（小さく）なる。したがって、上記関数 G は、
 B 、 C が大きい（小さい）場合、 H_p を大きく（小さく）設定するように構成す
る。

前フレームと現フレームの間で画像の変化が大きい（小さい）場合、動きベク
トルの大きさの平均値 MV_a や動きベクトルの大きさの分散 MV_v が大きく（小
25 さく）なるが、このとき現フレームの有効ブロックの数や有効係数の数は大きく
（小さく）なり、符号化処理に必要な演算量は大きく（小さく）なる。したがっ

て、上記関数 G は、 MV_a や MV_v が大きい（小さく）場合、 H_p を大きく（小さく）設定するように構成する。

現フレームがIピクチャの場合、復号化データを生成するときに予測画像と差分画像の加算を行わなくてよいので、復号化処理に必要な演算量は小さくなる。

- 5 したがって、上記関数 G は、現フレームがIピクチャの場合、 H_p を小さく設定するように構成する。

- 10 符号化データのビット数 FB やフレームレート BR が大きい（小さい）場合、有効ブロックの数や有効係数の数は大きく（小さく）なる。したがって、上記関数 G は、 FB や BR が大きい（小さい）場合、 H_p を大きく（小さく）設定するように構成する。また、量子化ステップサイズはビットレートの制御に際して値が変更されるため、例えば Q や ΔQ が大きい（小さい）場合、 H_p を小さく（大きく）設定するなどのように、量子化ステップサイズの平均値 Q や量子化ステップサイズの平均値の差 ΔQ を考慮することで、上記関数 G が算出する H_p が実際に現フレームを復号化するために必要な演算量に近い値とすることができる。

- 15 動画画は連続するフレーム間での相関が大きいいため、 MV_a 、 MV_v 、 B 、 C 、 BR 、 FB 、 Q は現フレームと前フレームとで近い値となる。したがって、これらのパラメータを上記関数 G で使用する場合は、現フレームでの値を用いても良いし、前フレームでの値を用いても良い。現フレームでの値を用いる場合は、入力符号化データを受信した後、このデータの一部を復号化し、値を取り出して用
- 20 いる。このとき、現フレームでの値を用いることで予測演算量 H_p を実際の復号化処理に必要な演算量により近い値にすることができるメリットがある。前フレームでの値を用いる場合、現フレームの入力符号化データを受信する前に予測演算量 H_p を算出することができるため、入力符号化データを受信しながら、受信済みのデータ分について復号化処理を同時に行うことができるメリットがある。

- 25 また、動画画は連続するフレーム間での相関が大きいいため、現フレームの復号化処理に必要な演算量は前フレームの復号化処理で実際に必要であった演算量 E

と近い値となる。さらに、必要演算量計算手段で算出される予測演算量が実際の復号化処理に要した演算量に近い値となる場合、 $P \approx E$ となる。したがって、現フレームの必要演算量をEやPをFB, MVa, MVv, B, C, BR, Q, ΔQなどのパラメータの大小に応じて増減させた値とする等のように、EやPを考慮することで、上記関数Gが算出するHpが実際に現フレームを復号化するために必要な演算量に近い値とすることができる。

必要演算量計算手段32においては、これらの要素のうち一つの要素のみを使用しても良いし、複数組み合わせ使用しても良い。すなわち、これらの複数の要素は現フレームの復号化処理のために必要な必要演算量に影響を与える要素であるため、必要演算量計算手段32が、これらの要素に応じて必要演算量Kp（サイクル）を増減させるように計算を行うことにより、必要演算量計算手段32により計算される必要演算量Kpが現実の復号化処理を行ったときの演算量により近い値となる。

動作電圧・動作周波数計算手段3及び動作電圧・動作周波数制御手段4は、前記第1の実施の形態と同様である。動画復号化手段35は、現フレームの入力符号化データ301を復号化して復号化データ306を生成する。動画復号化手段35による復号化処理に際しては、動作電圧・動作周波数制御手段4により一定の動作電圧及び動作周波数でプロセッサ1を動作させながら復号化処理が行われる。フレームごとに、そのフレームの復号化処理の前に必要な必要演算量が算出され、その必要演算量に応じた一定の動作周波数及び動作電圧でプロセッサを動作させながらそのフレームの復号化が行われるため、フレームを分割して成る所定数のブロックごとに動作周波数及び動作電圧を変更する従来技術と比較して、低消費電力化を図ることができる。復号化データ306は、携帯電話やパソコンの画像表示部に動画として表示されたり、ハードディスク等の記憶媒体に記憶される。

動画復号化処理システムS3においても、第2の破綻回避手段として演算残

量判断手段 3 9 を備える。演算残量判断手段 3 9 は、上記第 2 の実施の形態とほぼ同様であるが、符号化処理の演算量ではなく復号化処理の演算量について判断する点で異なる。演算残量判断手段 3 9 により、破綻現象を回避することができる。なお、上記第 1 の実施の形態のように、第 1 の破綻回避手段として処理完了判断手段を備えるようにすることも可能である。なお、復号化処理において処理完了手段は備えず、無効ブロック化処理は行わない。

本発明の動画像符号化処理システムは、第 1 の破綻回避手段 1 1 と、第 2 の破綻回避手段としての処理完了判断手段 9 と、第 2 の破綻回避手段としての演算残量判断手段 2 9, 3 9 を、それぞれ単独で備えても良く、また、各手段を適宜組み合わせて備えても良い。たとえば、第 1 と各第 2 の破綻回避手段を総て備えるようにし、第 1 の破綻回避手段 1 1 により必要演算量を増加させても破綻を回避できない場合は、第 2 の破綻回避手段としての演算残量判断手段 2 9, 3 9 により動作電圧及び動作周波数を上げ、さらに、それでも破綻現象を回避不可能な場合は、第 2 の破綻回避手段としての処理完了判断手段 9 により符号化処理を簡易に行うなどの破綻回避処理を行うようにしても良い。また、上記動画像符号化処理プログラムは、プログラムと同様の機能を備えるハードウェアで実現されても良い。

(実施例 1)

第 1 の実施の形態の動画像符号化システム S 1 についての実施例 1 を説明する。符号化の対象として 7 5 枚のフレームから成る動画像データを使用し、符号化されるフレームとして 3 2 番目のフレームを例に説明する。各フレームは 1 4 4 行 1 7 6 列の画素配列で構成されている。符号化処理としては、MPEG-4 を使用する。動画像符号化システム S 1 のプロセッサ 1 は、動作周波数 1 8 9 MHz ~ 4 0 5 MHz、動作電圧 1. 0 6 V ~ 1. 8 0 V であり、動作周波数 2 7 MHz 及び動作電圧 0. 0 9 2 5 V ごとに等間隔で 9 段階に可変となっている。

まず、動画像符号化システム S 1 は、入力フレームメモリ 7 にアクセスして、

3 2 番目のフレームを取得し、必要演算量計算手段 2 により、そのフレームの必要演算量 K_p を計算する。必要演算量 K_p は、具体的には、まず、前フレームとして 3 1 番目のフレームを使用し下記の数式により差分絶対値和 Z を算出する。

$$Z = \sum |X_{ij} - Y_{ij}| = 202752$$

- 5 次に、現フレームである 3 2 番目のフレームのアクティビティ量 W を下記の数式により算出する。

$$\text{水平方向 } W_h = \sum |X(i, j) - X(i-1, j)| = 76032$$

$$\text{垂直方向 } W_v = \sum |X(i, j) - X(i, j-1)| = 126720$$

- さらに、前フレームのマクロブロックマッチング回数 $M = 1580$ 、前フレームの平均量子化ステップサイズ（量子化ステップサイズの平均値） $Q_{\text{prev}} = 4$ 、前フレームの有効ブロック数 $B = 399$ 、前フレームの有効係数の数 $C = 601$ 、前フレームの符号化に実際に要した処理量 $S = 15447105$ 、現フレームの符号化ビットレート $BR = 65536$ を得る。また、前フレームの量子化ステップサイズの平均値とその一つ前の 3 0 番目のフレームの量子化ステップサイズの平均値の差 $\Delta Q_{\text{prev}} = -1$ を算出する。また、前フレームの実際の発生ビット数 $D = 56797$ を得る。つぎに、各要素を使用して下記の数式により必要演算量 K_p を算出する。

$$K_p = j + \alpha M + \beta B + \gamma C + \delta Z + \varepsilon \Delta Q_{\text{prev}}$$

以上より、本実施例 1 では必要演算量 $K_p = 14481056$ が得られる。

- 20 さらに、各要素から算出された上記必要演算量 $K_p = 14481056$ から下記の式で必要演算量 K_p を増加させる計算を行う。なお、ここでは上記数式 3 を例に説明する。

$$K_{pf} = 14481056 \times 1.1 = 15929162$$

つぎに、下記の数式により動作周波数を計算する。

- 25 $F_e = K_{pf} / T_e = 15929162 / (1 / 15) = 239 \text{ MHz}$

$F(r) > F_e$ であり且つ $F(r-1) < F_e$ となる $F(r)$ を計算し、プロ

- セッサ 1 の 9 段階に可変な動作周波数のうち、この動作周波数を満たす動作周波数として、動作周波数 2 4 3 MHz 及び動作電圧 1. 2 5 V を選択する。少なくともプロセッサ 1 を動作周波数 $F(r) = 2 4 3 \text{ MHz}$ 及びこれに対応する動作電圧 $V(r) = 1. 2 5 \text{ V}$ で動作させるように、動作電圧・動作周波数制御手段 5 4 に指示する。動作電圧・動作周波数制御手段 4 は、少なくともプロセッサ 1 を動作電圧 2 4 3 MHz 及び動作周波数 1. 2 5 V で一定に動作させる制御を行う。動画像符号化手段 5 は、入力フレームメモリ 7 からフレーム F を取得し、上記動作周波数 2 4 3 MHz 及び動作電圧 1. 2 5 V で一定に動作させられた状態のプロセッサ 1 を使用して、符号化処理を行い符号化データを生成する。
- 10 さらに、符号化処理ルーチンを実行している際に、処理完了判断手段 9 は、下記の数式により割り込み時間を算出し、割り込みを行う。

$$\begin{aligned}
 T_i &= T_e - K_s \times MB / F \\
 &= 0. 0 6 6 6 6 - 3 7 \times 9 9 / (2 4 3 0 0 0 0 0 0) \\
 &\doteq 0. 0 6 6 6 5
 \end{aligned}$$

- 15 さらに処理完了判断手段 9 は、この割り込みのタイミングにおいて $Mb_i < MB$ であるか否かを判断する。本実施例 1 では、 $T_i = 0. 0 6 6 6 5$ のタイミングでは $MB_i < MB$ であり、現フレームの符号化処理が終了していなかったため、残りのマクロブロック全てを無効ブロックとして処理を行い、符号化処理ルーチンに戻る。
- 20 (実施例 2)

- 第 2 の実施の形態の動画像符号化システム S 2 についての実施例 2 を説明する。本実施例 2 では、符号化処理において 4 回の割り込みを行うように設定されている。演算残量判断手段 2 9 は、第 1 回目と第 2 回目の割り込み時において、 $K_i = T_i \times F$ 及び $K_{pm} = \sum F_j \times (T(j+1) - T_j)$ を計算し、さらに実際に必要な演算量の残量として $K_{pm} \times (MB - MB_i)$ を計算し、 $K_i \geq K_{pm} \times (MB - MB_i) / MB_i$ であるか $K_i < K_{pm} \times (MB - MB_i) / MB_i$
- 25

であるかを判断する。本実施例 2 では $K_i \geq K_{pm} \times (MB - MB_i) / MB_i$ であつたため、割り込みを終了し、第 3 回目の割り込みまで動画像符号化手段 5 が符号化処理を続行する。つぎの割り込みである第 3 回目の割り込み時においても同様に計算及び判断を行う。本実施例 2 では $K_i < K_{pm} \times (MB - MB_i) / MB_i$ であつたため、動作周波数及び動作電圧を一段階上げた周波数 $F_{p+1} = 270\text{MHz}$ 及び電圧 $V_{p+1} = 1.34$ を動作周波数及び動作電圧として、動作電圧・動作周波数制御手段 4 に指示する。

産業上の利用可能性

10 以上説明したように、本発明の動画像符号化又は復号化処理システムと動画像符号化又は復号化処理方法によれば、これから符号化又は復号化する現フレーム（未来に符号化又は復号化するフレーム）に対して、符号化又は復号化に要する必要演算量を予測する計算を行い、その現フレームの処理に割り当てられた時間内は最小限の動作周波数でほぼ一定に制御することにより、フレーム単位に動作
15 電圧・動作周波数がダイナミックに制御されるため、低消費電力を実現することができる。

また、破綻回避手段を備えるため、算出された必要演算量が実際に必要な演算量よりも小さい場合に起きる破綻現象を回避することができ、符号化又は復号化処理された動画像が劣悪になるのを防止することができる。

請 求 の 範 囲

1. 複数のフレームから構成される動画像をフレーム単位で符号化又は復号化するプロセッサを備え、一のフレームの符号化又は復号化に必要な必要演算量 K_p を計算し、当該一のフレームの符号化又は復号化処理に予め割り当てられている時間 T_e 内に当該必要演算量 K_p を符号化又は復号化処理可能な動作周波数 F を決定し、当該動作周波数 F 、及び、当該動作周波数 F に適する動作電圧 V で当該プロセッサを動作させながら当該一のフレームの符号化又は復号化処理を行い、必要演算量 K_p が実際に必要な演算量よりも小さい場合に起きる破綻現象を回避する破綻回避手段を一つ以上備えることを特徴とする動画像符号化又は復号化処理システム。
2. 連続する複数のフレームのうち前記一のフレームより前に符号化処理されるフレームを前フレームとすると、動画像符号化処理を行う場合において、前記一のフレームと前フレームとの動き量、前記一のフレームのアクティビティの量、前フレームのアクティビティの量、前フレームの量子化ステップサイズの平均値、前フレームの量子化ステップサイズの平均値とその一つ前のフレームの量子化ステップサイズの平均値の差、前フレームのマクロブロックマッチング回数、前フレームの有効ブロック数、前フレームの有効係数の数、前フレームの符号化に実際に要した演算量、前フレームの発生ビット数、前記一のフレームの符号化ビットレート、前記一のフレームについてフレーム内符号化又はフレーム間符号化のいずれであるかの種類、前フレームの必要演算量のうち、一つ以上の要素を使用して必要演算量 K_p を計算することを特徴とする請求の範囲1に記載の動画像符号化又は復号化処理システム。
3. 連続する複数のフレームのうち前記一のフレームより前に復号化処理されるフレームを前フレームとすると、動画像復号化処理を行う場合において、前記一のフレームの符号化データのビット数、前記一のフレームがフレーム内符号化されたものであるか又はフレーム間符号化されたものであるかの種類、前記一のフ

- レーム若しくは前フレームの動きベクトルの大きさの平均値、前記一のフレーム若しくは前フレームの動きベクトルの大きさの分散、前記一のフレーム若しくは前フレームの有効ブロック数、前記一のフレーム若しくは前フレームの有効係数の数、前記一のフレーム若しくは前フレームのビットレート、前記一のフレーム若しくは前フレームの符号量、前記一のフレーム若しくは前フレームの量子化ステップサイズの平均値、量子化ステップサイズの平均値の差(前記一のフレームと1つ前のフレームの量子化ステップサイズの差、もしくは1つ前のフレームの量子化ステップサイズと2つ前のフレームの量子化ステップサイズの差)、前フレームの復号化に実際に要した演算量、前フレームの必要演算量のうち、一つ以上の要素を使用して必要演算量 K_p を計算することを特徴とする請求の範囲1に記載の動画像符号化又は復号化処理システム。
4. 前記破綻回避手段として、必要演算量 K_p を増加させる第1の破綻回避手段を備えることを特徴とする請求の範囲1乃至請求の範囲3のいずれか1つに記載の動画像符号化又は復号化処理システム。
- 15 5. 前記第1の破綻回避手段は、必要演算量 K_p を m 倍 (m は1以上の実数) 又は必要演算量 K_p に0より大きい実数 n を加算することを特徴とする請求の範囲4記載の動画像符号化又は復号化処理システム。
6. 前記破綻回避手段として、前記一のフレームの符号化又は復号化処理に予め割り当てられている時間 T_e 内に当該一のフレームの符号化処理が完了しない場合には破綻現象を回避する処理を行う第2の破綻回避手段を備えることを特徴とする請求の範囲1乃至請求の範囲5のいずれか1つに記載の動画像符号化又は復号化処理システム。
- 20 7. 前記第2の破綻回避手段は、所定のタイミングで符号化処理に割り込みを行い、符号化がなされていないマクロブロックがある場合は、当該マクロブロック
- 25 に対して無効ブロック化処理を行うことを特徴とする請求の範囲6記載の動画像符号化又は復号化処理システム。

8. 前記第2の破綻回避手段は、所定のタイミングで符号化又は復号化処理に割り込みを行い、その割り込み時点において、必要演算量 K_p の残量が、符号化又は復号化処理に実際に必要な演算量の残量よりも小さい場合は、プロセッサの動作周波数及び動作電圧を上げることの特徴とする請求の範囲6記載の動画像符号化又は復号化システム。

9. 前記プロセッサは、動作可能な可能動作周波数が r 段階（ r は2以上の整数）に用意されており、前記時間 T_e 内に必要演算量 K_p を処理するために必要な動作周波数 F_e を $F_e = K_p / T_e$ で計算し、前記プロセッサが動作可能な可能動作周波数から前記必要な動作周波数 F_e 以上であり且つその動作周波数 F_e に最も近い動作周波数 F を決定することの特徴とする請求の範囲1乃至請求の範囲8のいずれか1つに記載の動画像符号化又は復号化処理システム。

10. 複数のフレームから構成される動画像をフレーム単位で符号化又は復号化するプロセッサを使用して、一のフレームの符号化に必要な必要演算量 K_p を計算し、当該一のフレームの符号化又は復号化処理に予め割り当てられている時間 T_e 内に当該必要演算量 K_p を符号化又は復号化処理可能な動作周波数 F を決定し、当該動作周波数 F 、及び、当該動作周波数 F に適する動作電圧 V で当該プロセッサを動作させながら当該一のフレームの符号化又は復号化処理を行い、

必要演算量 K_p が実際に必要な演算量よりも小さい場合に起きる破綻現象を回避する破綻回避ステップを一つ以上備えることの特徴とする動画像符号化又は復号化処理方法。

11. 連続する複数のフレームのうち前記一のフレームより前に符号化処理されるフレームを前フレームとすると、動画像符号化処理を行う場合において、前記一のフレームと前フレームとの動き量、前記一のフレームのアクティビティの量、前フレームのアクティビティの量、前フレームの量子化ステップサイズの平均値、前フレームの量子化ステップサイズの平均値とその一つ前のフレームの量子化ステップサイズの平均値の差、前フレームのマクロブロックマッチング回数、前フ

5 レームの有効ブロック数、前フレームの有効係数の数、前フレームの符号化に実際に要した演算量、前フレームの発生ビット数、前記一のフレームの符号化ビットレート、前記一のフレームについてフレーム内符号化又はフレーム間符号化のいずれであるかの種類、前フレームの必要演算量のうち、一つ以上の要素を使用して必要演算量 K_p を計算することを特徴とする請求の範囲10記載の動画像符号化又は復号化処理方法。

10 12. 連続する複数のフレームのうち前記一のフレームより前に復号化処理されるフレームを前フレームとすると、動画像復号化処理を行う場合において、前記一のフレームの符号化データのビット数、前記一のフレームがフレーム内符号化されたものであるか又はフレーム間符号化されたものであるかの種類、前記一のフレーム若しくは前フレームの動きベクトルの大きさの平均値、前記一のフレーム若しくは前フレームの動きベクトルの大きさの分散、前記一のフレーム若しくは前フレームの有効ブロック数、前記一のフレーム若しくは前フレームの有効係数の数、前記一のフレーム若しくは前フレームのビットレート、前記一のフレーム若しくは前フレームの符号量、前記一のフレーム若しくは前フレームの量子化ステップサイズの平均値、量子化ステップサイズの平均値の差(前記一のフレームと1つ前のフレームの量子化ステップサイズの差、もしくは1つ前のフレームの量子化ステップサイズと2つ前のフレームの量子化ステップサイズの差)、前フレームの復号化に実際に要した演算量、前フレームの必要演算量のうち、一つ以上の要素を使用して必要演算量 K_p を計算することを特徴とする請求の範囲10記載の動画像符号化又は復号化処理方法。

13. 前記破綻回避ステップとして、必要演算量 K_p を増加させる第1の破綻回避ステップを備えることを特徴とする請求の範囲10乃至請求の範囲12のいずれか1つに記載の動画像符号化又は復号化処理方法。

25 14. 前記第1の破綻回避ステップは、前記第1の破綻回避手段は、必要演算量 K_p を m 倍(m は1以上の実数)又は必要演算量 K_p に0より大きい実数 n を加

算することを特徴とする請求の範囲 1 3 記載の動画像符号化又は復号化処理方法。

1 5. 前記破綻回避ステップとして、前記一のフレームの符号化又は復号化処理に予め割り当てられている時間 T_e 内に当該一のフレームの符号化処理が完了しない場合には破綻現象を回避する処理を行う第 2 の破綻回避ステップを備えるこ

5 とを特徴とする請求の範囲 1 0 乃至請求の範囲 1 4 のいずれか 1 つに記載の動画像符号化又は復号化処理方法。

1 6. 前記第 2 の破綻回避ステップは、所定のタイミングで符号化処理に割り込みを行い、符号化がなされていないマクロブロックがある場合は、当該マクロブロックに対して無効ブロック化処理を行うことを特徴とする請求の範囲 1 5 記載

10 の動画像符号化又は復号化処理方法。

1 7. 前記第 2 の破綻回避ステップは、所定のタイミングで符号化又は復号化処理に割り込みを行い、その割り込み時点において、必要演算量 K_p の残量が、符号化又は復号化処理に実際に必要な演算量の残量よりも小さい場合は、プロセッサの動作周波数及び動作電圧を上げることを特徴とする請求の範囲 1 5 又は請求

15 の範囲 1 6 記載の動画像符号化又は復号化処理方法。

1 8. 前記プロセッサは、動作可能な可能動作周波数が r 段階 (r は 2 以上の整数) に用意されており、前記時間 T_e 内に必要演算量 K_p を処理するに必要な動作周波数 F_e を $F_e = K_p / T_e$ で計算し、前記プロセッサが動作可能な可能動作周波数から前記必要な動作周波数 F_e 以上であり且つその動作周波数 F_e に最も

20 近い動作周波数 F を決定することを特徴とする請求の範囲 1 0 乃至請求の範囲 1 7 のいずれか 1 つに記載の動画像符号化又は復号化処理方法。

Fig1

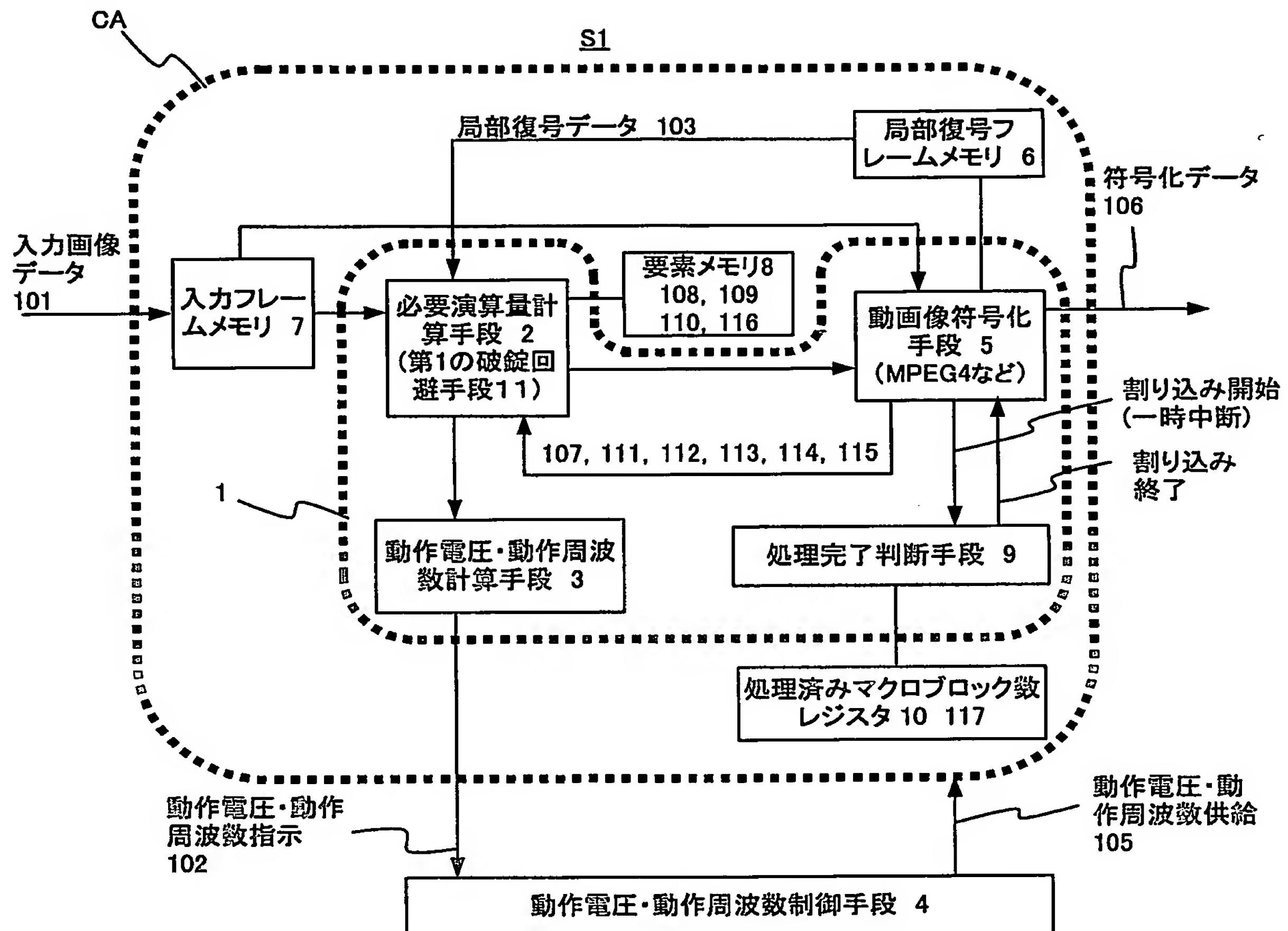


Fig2

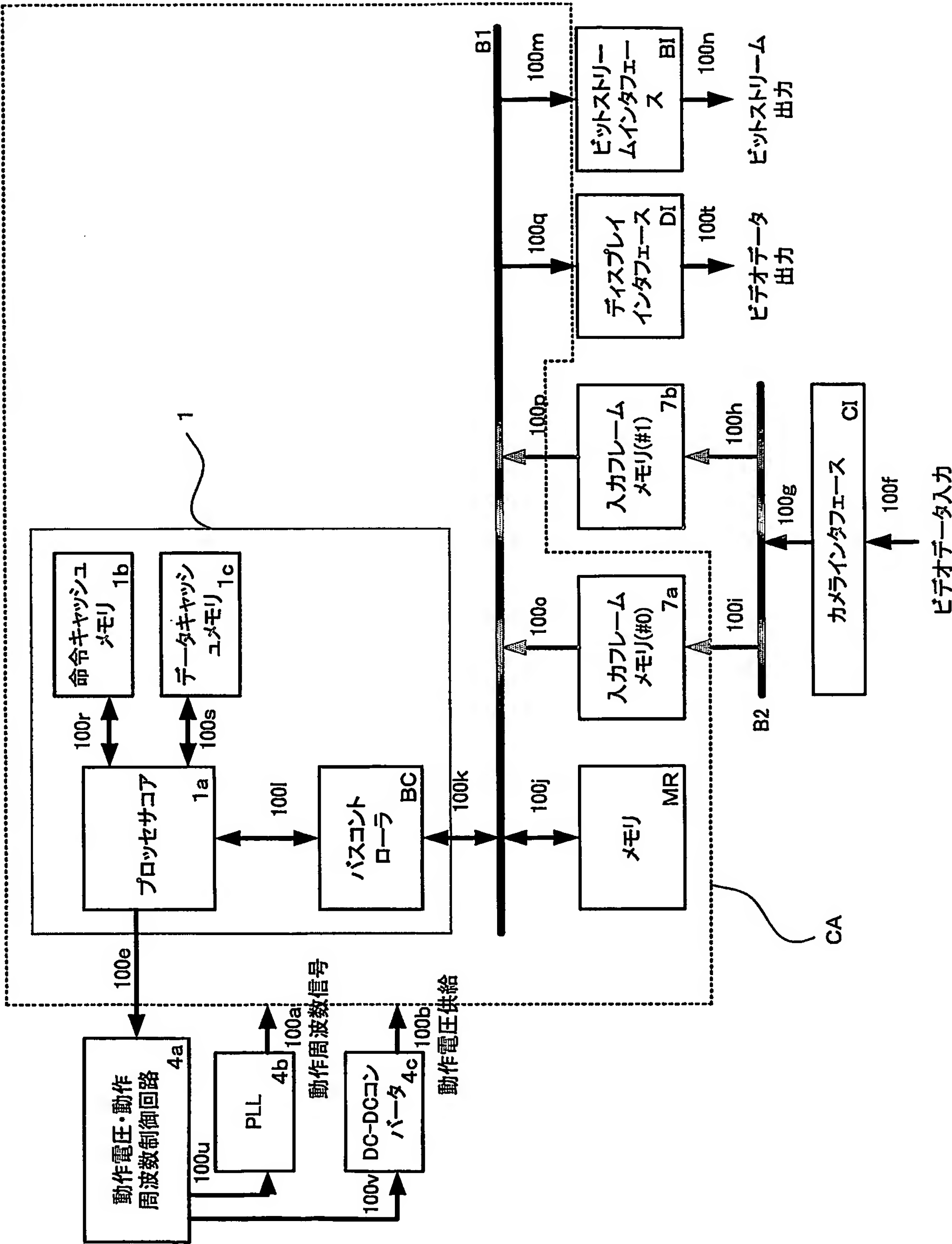


Fig3

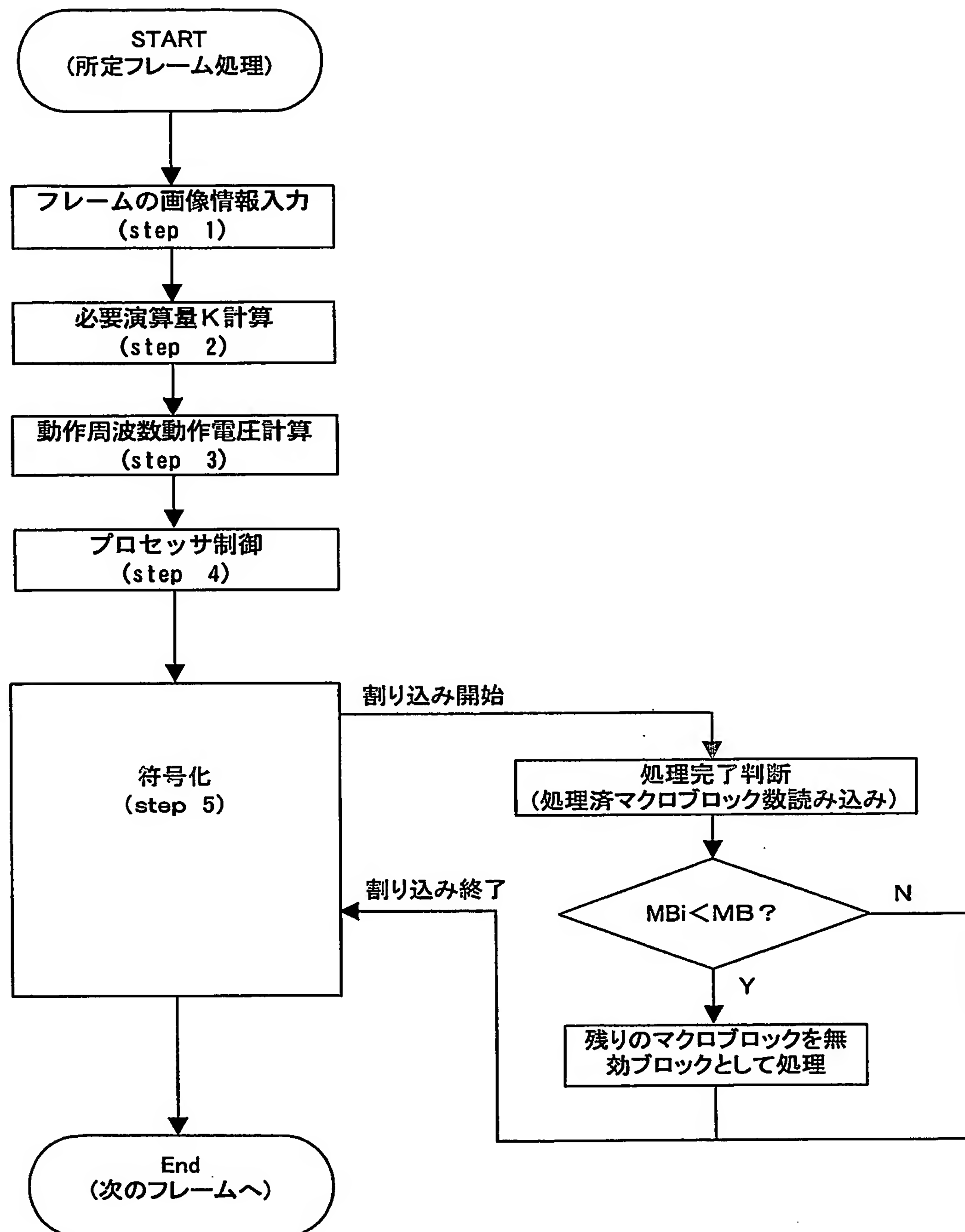


Fig4

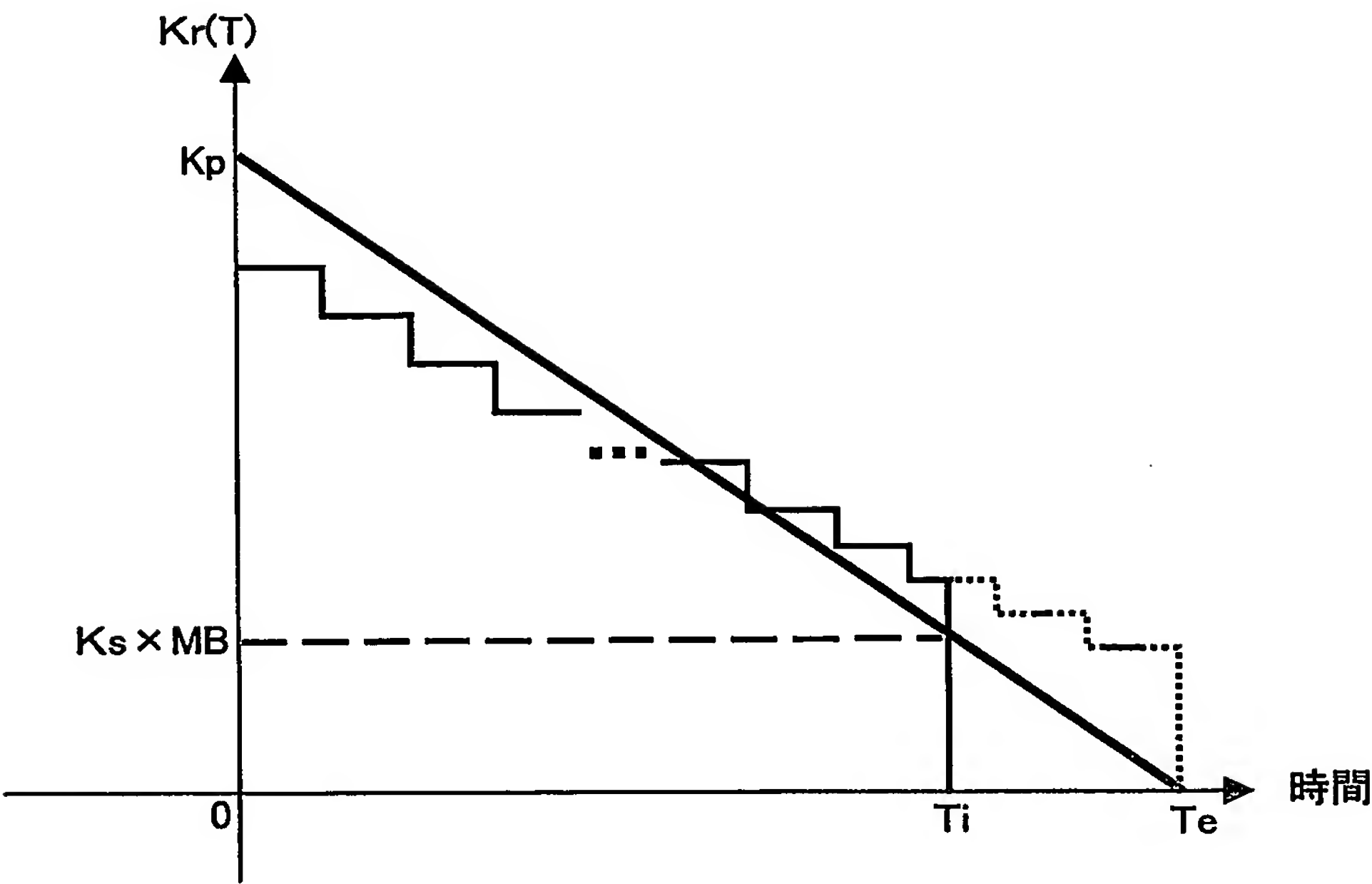
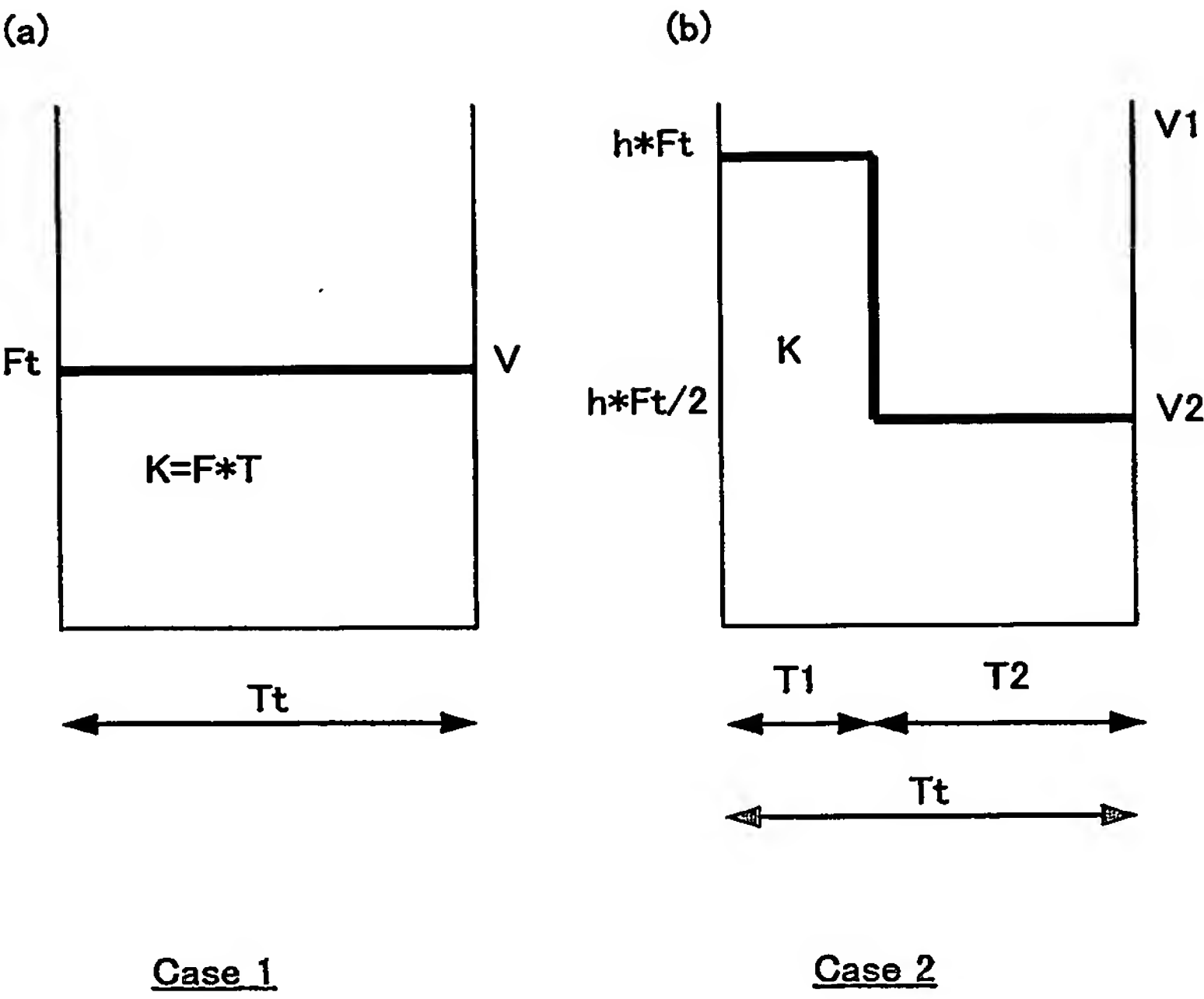


Fig5

動作周波数 (サイクル/秒)	動作電圧 (V)
f (1)	V (1)
f (2)	V (2)
f (3)	V (3)
.	.
f (r)	V (r)

ただし、 $t > s$ の時(t, s は r 以下の自然数)、
 $f(t) > f(s)$
 $V(t) > f(s)$ である。

Fig6



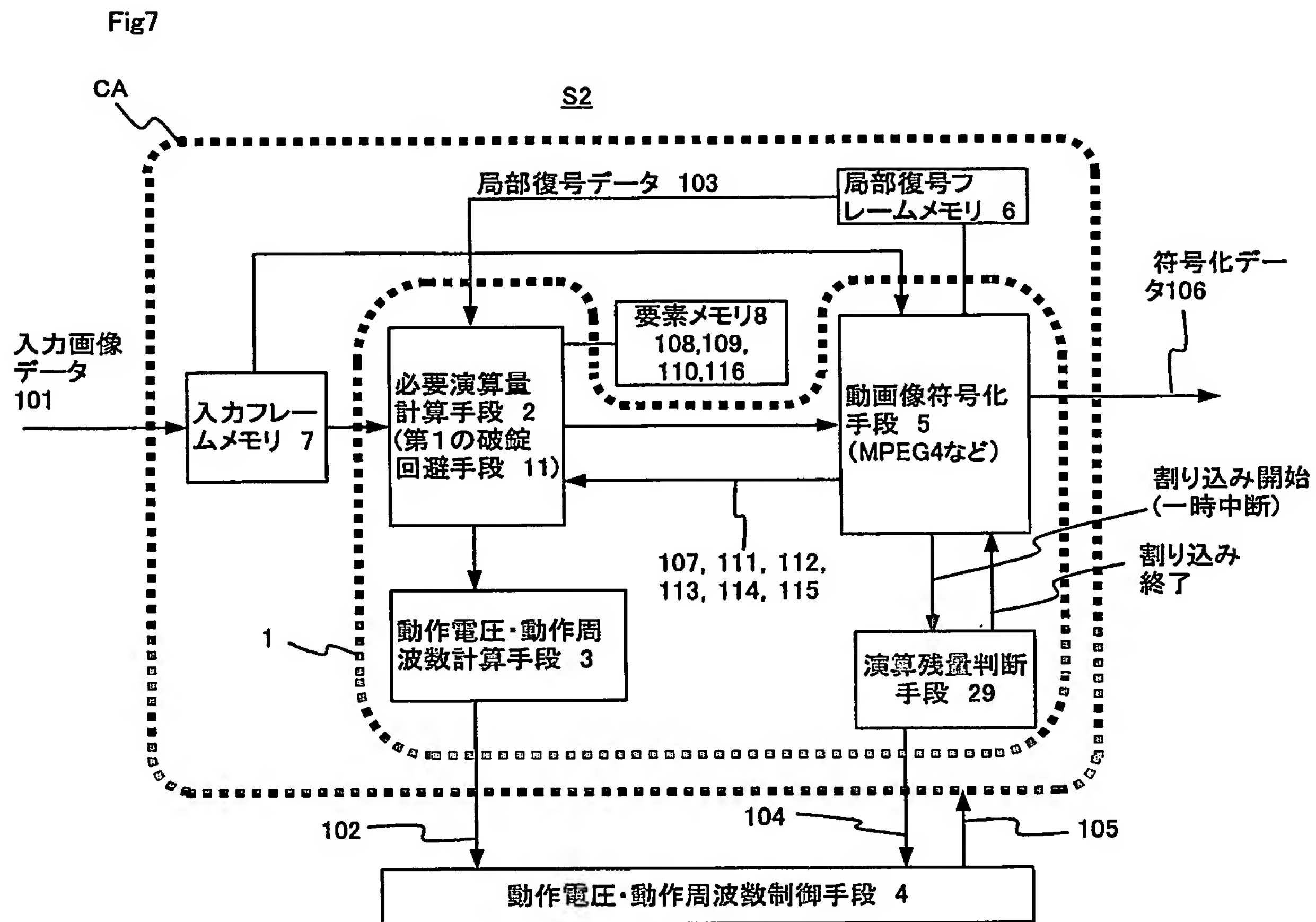


Fig8

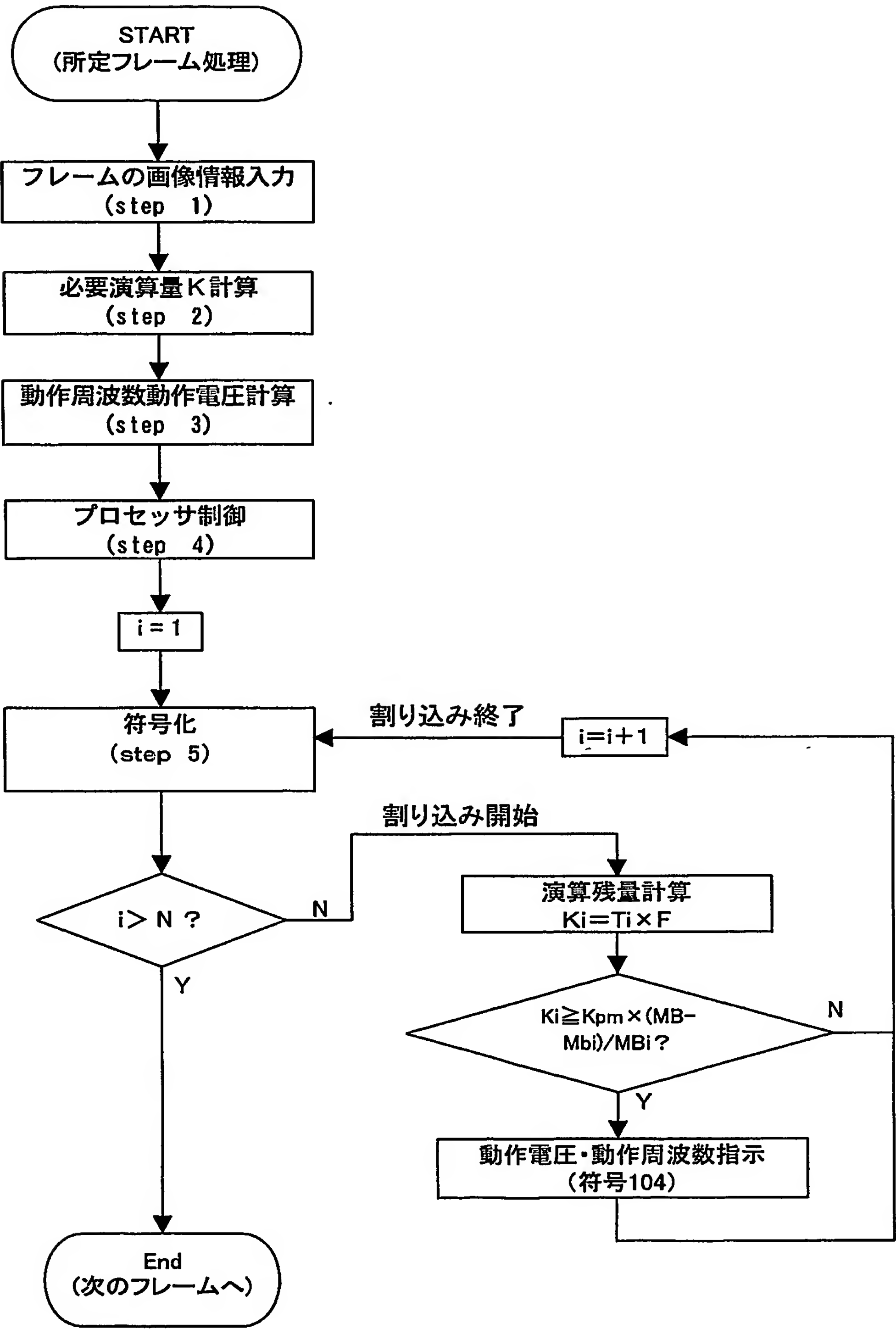


Fig9

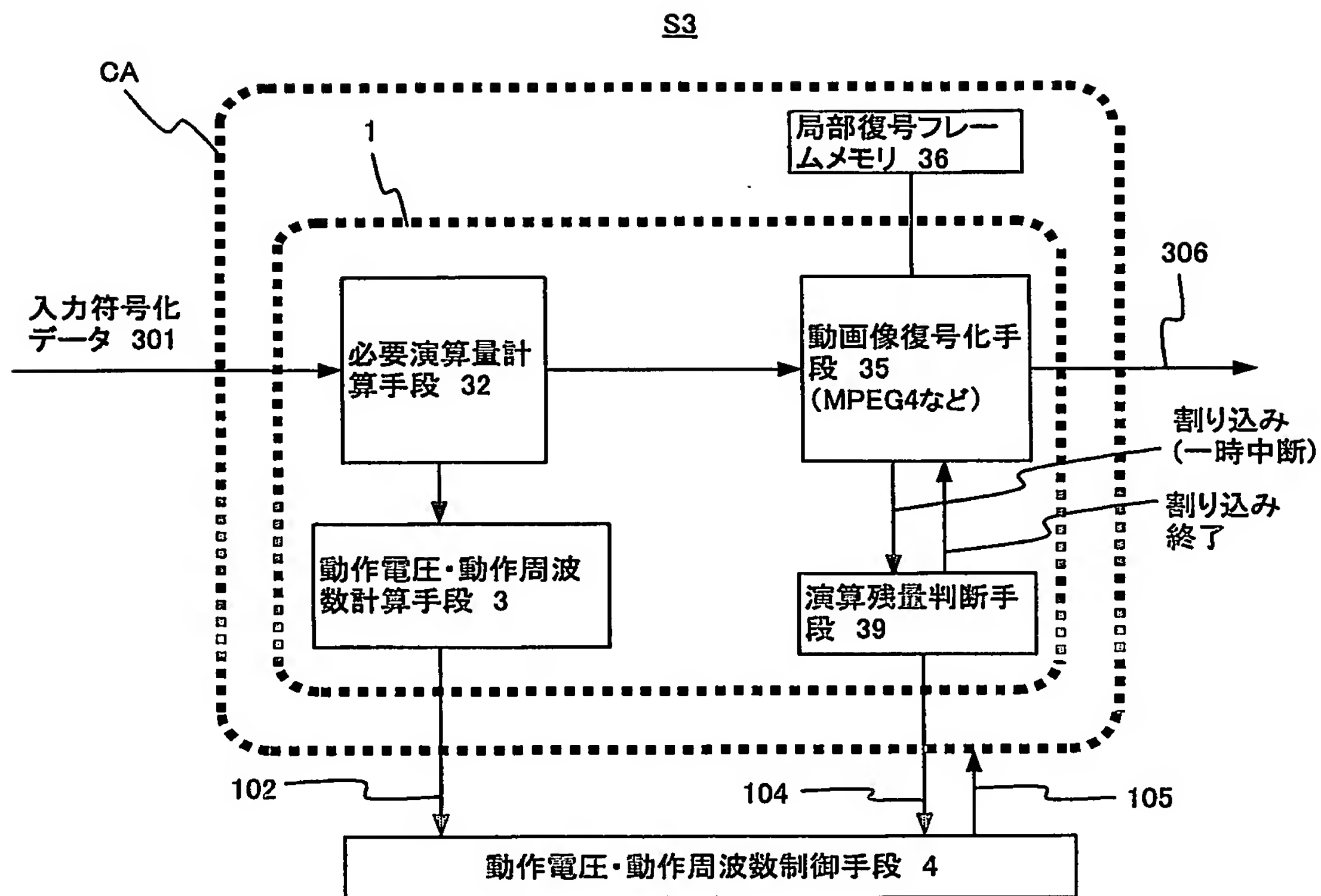
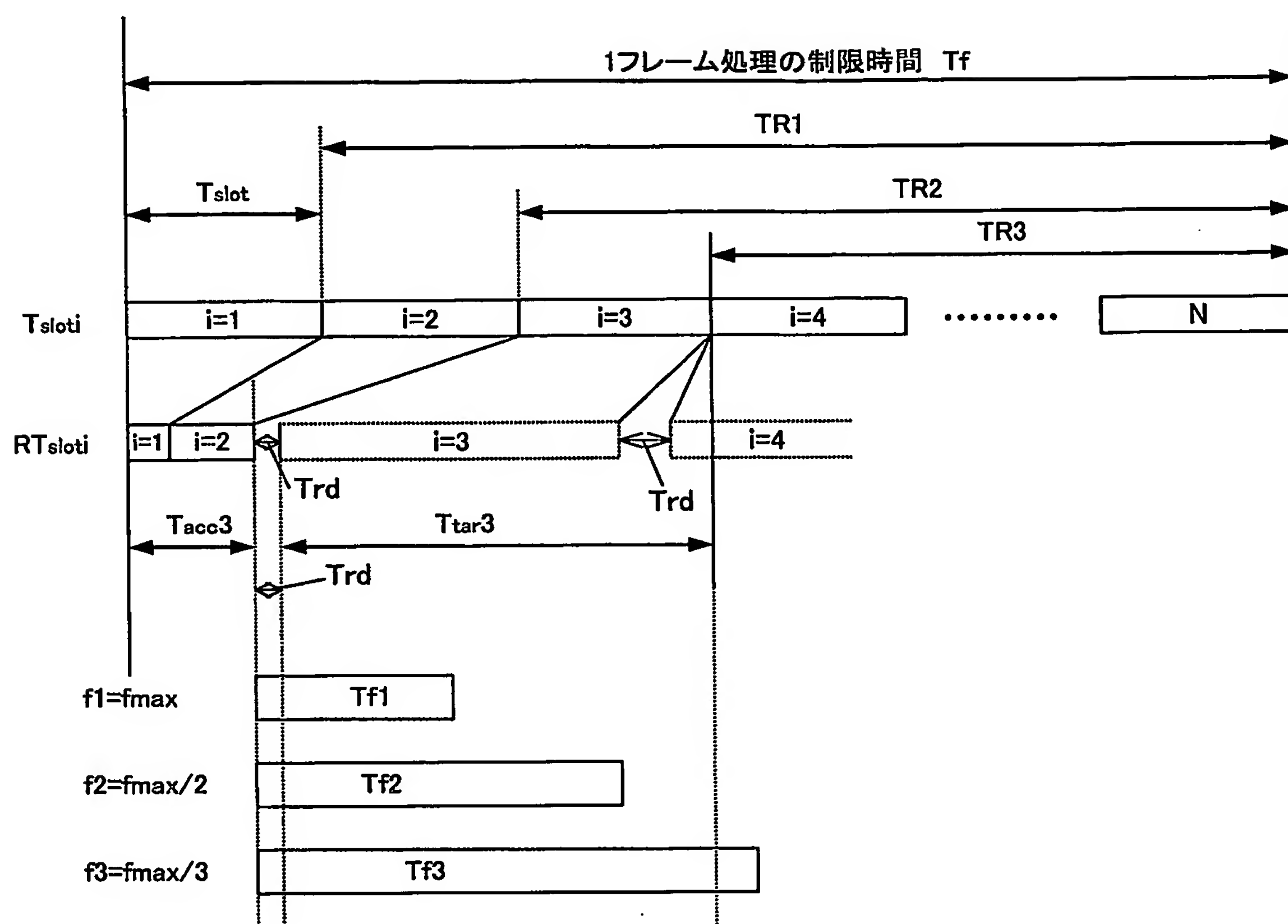
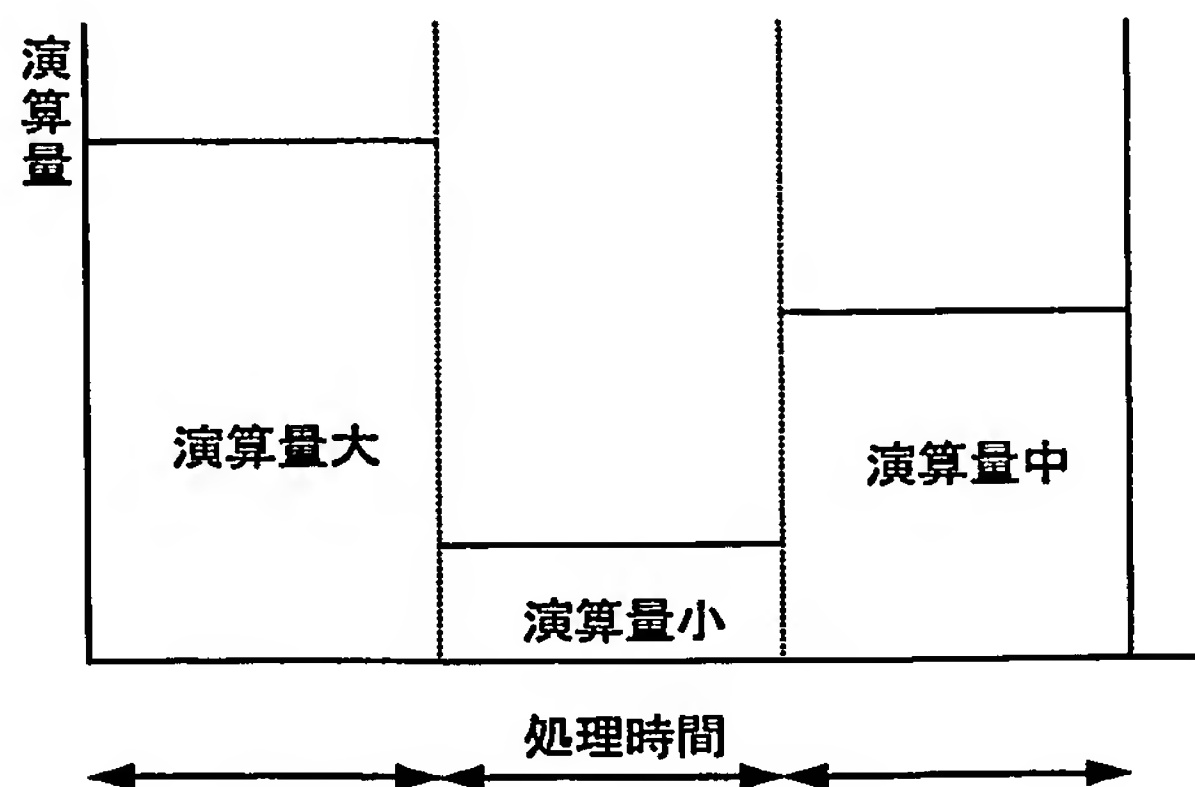


Fig10



⇒ タイムスロット3に対する動作周波数は $f2$ が選択される。

Fig11



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/005394

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl⁷ H04N7/24

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ H04N7/24-7/68, G06F1/26-1/32

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Toroku Jitsuyo Shinan Koho	1994-2004
Kokai Jitsuyo Shinan Koho	1971-2004	Jitsuyo Shinan Toroku Koho	1996-2004

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

IEEE Xplore (English)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 9-9251 A (Hitachi, Ltd.), 10 January, 1997 (10.01.97), Par. Nos. [0004], [0007], [0017], [0018]; Fig. 5 (Family: none)	1-18
Y	Hiroshi KAWAGUCHI et al., An LSI for V _{DD} -Hopping and MPEG4 System Based on the Chip, The 2001 IEEE International Sympo sium on Circuits and Systems, 2001, ISCAS 2001, 06 May, 2001 (06.05.01), Vol.4, pages 918 to 921	1-18

☒ Further documents are listed in the continuation of Box C.☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

27 July, 2004 (27.07.04)

Date of mailing of the international search report

10 August, 2004 (10.08.04)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/005394

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	Fuminori OSAKO et al., "Doteki Enzanryo Scalable Algorithm ni yoru Software Gazo Fugoka", The Institute of Electronics, Information and Communication Engineers Ronbunshi D-II, 25 February, 1997 (25.02.97), Vol.J80-D-II, No.2, pages 444 to 458	1-18
Y	JP 2002-10271 A (Matsushita Electric Industrial Co., Ltd.), 11 January, 2002 (11.01.02), Full text; Figs. 1 to 23 & US 2001/0046263 A1	7-9, 16-18
Y	JP 10-248063 A (Toshiba Corp.), 14 September, 1998 (14.09.98), Claim 11; Par. No. [0003] (Family: none)	9, 18
A	JP 2-54317 A (Asahi Optical Co., Ltd.), 23 February, 1990 (23.02.90), Page 2, upper left column, lines 6 to 14; Fig. 11 (Family: none)	1-18
A	JP 8-23514 A (Hitachi, Ltd.), 23 January, 1996 (23.01.96), Par. Nos. [0008], [0009], [0014] & US 5880786 A & DE 19521973 A1	1-18
A	JP 11-68881 A (Sony Corp.), 09 March, 1999 (09.03.99), Full text; Figs. 1 to 6 (Family: none)	1-18
A	JP 11-75200 A (Hitachi, Ltd.), 16 March, 1999 (16.03.99), Par. Nos. [0018] to [0020] (Family: none)	1-18
A	JP 11-239352 A (Matsushita Electric Industrial Co., Ltd.), 31 August, 1999 (31.08.99), Par. No. [0051] & US 6353683 B1	1-18
A	JP 11-252549 A (Toshiba Corp.), 17 September, 1999 (17.09.99), Par. No. [0072] (Family: none)	1-18

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/005394

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 11-332093 A (Alcatel), 30 November, 1999 (30.11.99), Par. No. [0002] & EP 935399 A1 & FR 2774487 B1 & US 6366072 B2	1-18
A	JP 2000-299840 A (NEC Corp.), 24 October, 2000 (24.10.00), Full text; Figs. 1 to 10 & US 6751405 B1	1-18
A	JP 2001-45491 A (Hitachi, Ltd.), 16 February, 2001 (16.02.01), Full text; Figs. 1 to 11 (Family: none)	1-18
A	JP 2001-197149 A (Mitsubishi Electric Corp.), 19 July, 2001 (19.07.01), Full text; Figs. 1 to 6 (Family: none)	1-18
A	JP 2003-78770 A (Canon Inc.), 14 March, 2003 (14.03.03), Full text; Figs. 1 to 37 (Family: none)	1-18
A	Wai Lee et al., A 1V DSP for Wireless Communi- cations, 1997-IEEE International Solid State Circuits Conference, 1997. Digest of Technical Papers. 44th ISSCC., 06 February, 1997 (06.02.97), pages 92 to 93	1-18
A	Edited by Takayasu SAKURAI et al., "Teisho'hi Denryoku, Kosoku LSI Gijutsu Low-power High- Speed LSI Circuits & Technology", Riaraiizu Sha, 31 January, 1998 (31.01.98), pages 397 to 406	1-18

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl⁷ H04N7/24

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl⁷ H04N7/24-7/68、G06F1/26-1/32

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年

日本国公開実用新案公報 1971-2004年

日本国登録実用新案公報 1994-2004年

日本国実用新案登録公報 1996-2004年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

IEEE Xplore (英語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP 9-9251 A (株式会社日立製作所) 1997. 01. 10, 段落【0004】、【0007】、 【0017】、【0018】、第5図 (ファミリーなし)	1-18
Y	Hiroshi Kawaguchi, et al., An LSI for V _{DD} -Hopping and MPEG4 System Based on the Chip, The 2001 IEEE International Symposium on Circuits and Systems, 2001 ISCAS-2001, 2001.05.06, vol. 4, p. 918-921	1-18

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

27. 07. 2004

国際調査報告の発送日

10. 8. 2004

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

畑中 高行

5P

9468

電話番号 03-3581-1101 内線 3580

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	大迫史典, 外4名, 動的演算量スケラブルアルゴリズムによるソフトウェア画像符号化, 電子情報通信学会論文誌D-II, 1997. 02. 25, 第J80-D-II巻, 第2号, p. 444-458	1-18
Y	JP 2002-10271 A (松下電器産業株式会社) 2002. 01. 11, 全文, 第1-23図 & US 2001/0046263 A1	7-9, 16-18
Y	JP 10-248063 A (株式会社東芝) 1998. 09. 14, 請求項11, 段落【0003】 (ファミリーなし)	9, 18
A	JP 2-54317 A (旭光学工業株式会社) 1990. 02. 23, 第2頁左上欄第6行~第14行, 第11図 (ファミリーなし)	1-18
A	JP 8-23514 A (株式会社日立製作所) 1996. 01. 23, 段落【0008】, 【0009】, 【0014】 & US 5880786 A & DE 19521973 A1	1-18
A	JP 11-68881 A (ソニー株式会社) 1999. 03. 09, 全文, 第1-6図 (ファミリーなし)	1-18
A	JP 11-75200 A (株式会社日立製作所) 1999. 03. 16, 段落【0018】~【0020】 (ファミリーなし)	1-18
A	JP 11-239352 A (松下電器産業株式会社) 1999. 08. 31, 段落【0051】 & US 6353683 B1	1-18
A	JP 11-252549 A (株式会社東芝) 1999. 09. 17, 段落【0072】 (ファミリーなし)	1-18
A	JP 11-332093 A (アルカテル) 1999. 11. 30, 段落【0002】 & EP 935399 A1 & FR 2774487 B1 & US 6366072 B2	1-18

C (続き) . 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	J P 2000-299840 A (日本電気株式会社) 2000. 10. 24, 全文, 第1-10図 & US 6751405 B1	1-18
A	J P 2001-45491 A (株式会社日立製作所) 2001. 02. 16, 全文, 第1-11図 (ファミリーなし)	1-18
A	J P 2001-197149 A (三菱電機株式会社) 2001. 07. 19, 全文, 第1-6図 (ファミリーなし)	1-18
A	J P 2003-78770 A (キヤノン株式会社) 2003. 03. 14, 全文, 第1-37図 (ファミリーなし)	1-18
A	Wai Lee, et al., A 1V DSP for Wireless Communications, 1997 IEEE International Solid-State Circuits Conference, 1997. Di gest of Technical Papers. 44th ISSCC., 1997.02.06, p.92-93	1-18
A	桜井貴康, 外4名編集, 低消費電力, 高速LSI技術 Low-power H igh-Speed LSI Circuits & Technology, 株式会社リアライズ社, 1998. 01. 31, p. 397-406	1-18